

1.2.5 研究開発項目②「光 ToR スイッチの研究開発」および②-1「光波長送受信器の研究開発」

【成果の概要】

光電ハイブリッドスイッチシステムプロジェクトにおいて、本研究開発項目ではデジタルコヒーレント光伝送方式での光バースト信号の送受信を実現するために光バースト伝送を実現する光波長送受信器および光 ToR スイッチの開発を進めてきた。本項では局発光の高速波長切替、ならびに光バースト受信制御技術の開発成果と試作した光波長送受信器、光 ToR スイッチを用いた特性検証について報告する。

【最終目標】

研究開発項目②「光 ToR スイッチの研究開発」

400Gbps 対応光波長送受信器および電気スイッチを組み込んだ光 ToR スイッチのプロトタイプ試作を実施し、特性評価を行い、動作を実証する。

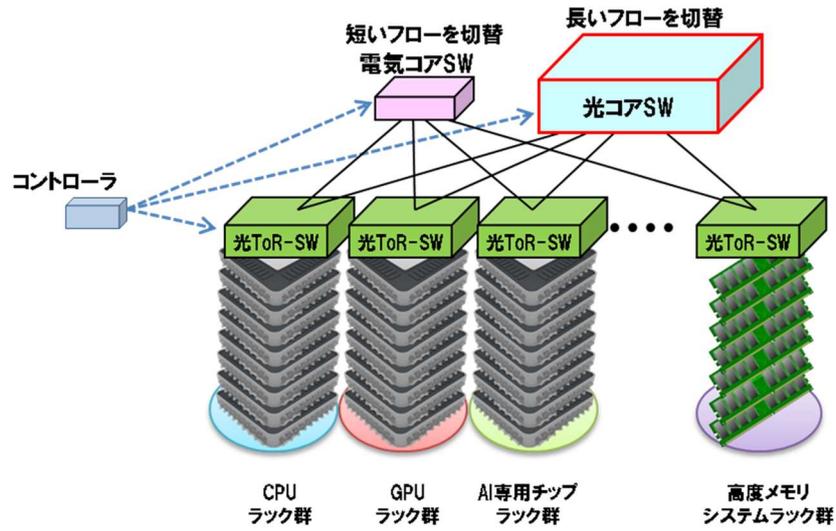
②-1「光波長送受信器の研究開発」

400Gbps 対応光波長送受信器の特性評価を行い、また、改善および最適化をすることで、光波長送受信器の技術を確立する。

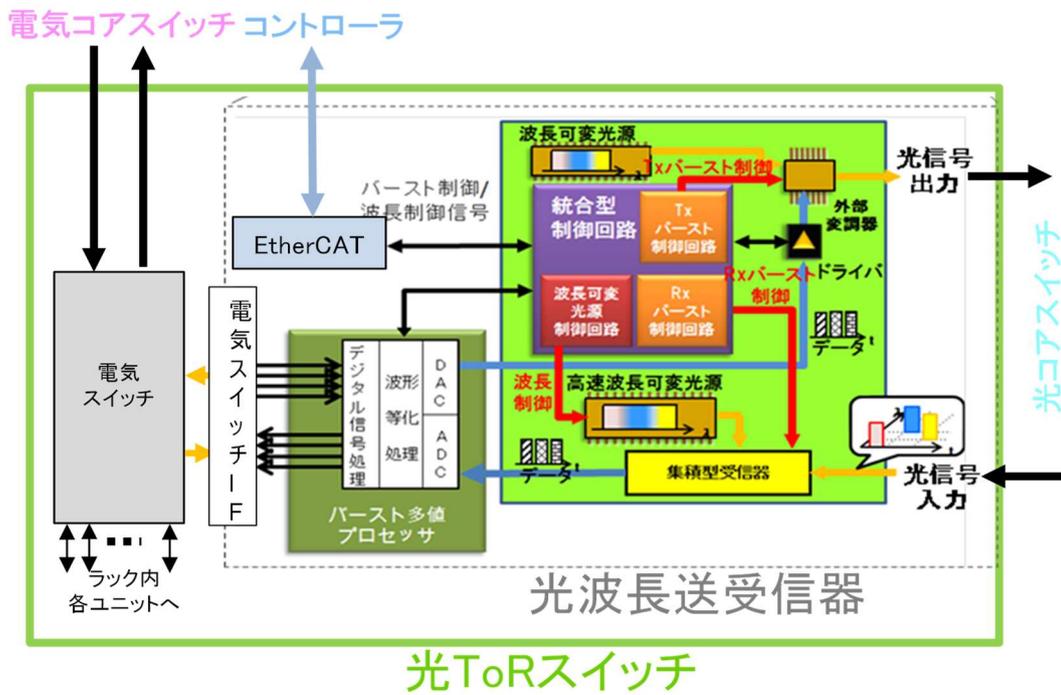
【成果】

<光 ToR スイッチ実現の課題設定とアプローチ>

図 1.2.5-1 に(a)光電ハイブリッドスイッチシステム、および、(b)光 ToR スイッチの構成を示す。光 ToR スイッチは、光波長送受信器および電気スイッチで構成される。本研究開発項目は、光 ToR スイッチと、その主要な研究開発課題である光波長送受信器の研究開発である。主信号系の送信側はバースト多値プロセッサが高速電気信号を受信後、デジタルコヒーレント光伝送方式で必要となるデジタル信号処理を行い、多値変調の符号を生成する。その符号は DAC (Digital to Analog Converter) から出力され、ドライバで外部変調器に適した電圧に増幅する。外部変調器にはこの電気信号を光信号に変換するために波長可変光源から連続光が入力されており、ドライバ出力電圧に応じて光強度と光位相が変調され、光信号を出力する。光電ハイブリッドスイッチシステムでは波長分割多重方式で光ファイバ 1 本あたりの伝送容量を増大させる。送信側の波長可変光源は固定波長で使用するが、波長を可変できると保守・運用が容易となるため、波長可変光源を適用することとした。一方、主信号系の受信側は、上述の変調された信号が光コアスイッチ等の光デバイスを通過した後、集積型受信器へ入力される。デジタルコヒーレント光伝送方式は、この受信信号と受信側に配置した局発光を干渉させて光強度と光位相の情報を抽出する。局発光は光受信信号の光周波数とほぼ一致させる必要がある。光受信信号の波長は任意の光波長となるため、受信側にある局発光は光バースト信号の受信に合わせて適切な光波長へ高速に切替えなければならない。集積型受信器は上述の光強度と光位相の情報を電気信号として出力する機能を有しており、その電気信号がバースト多値プロセッサの ADC (Analog to Digital Converter) へ入力される。バースト多値プロセッサは必要となるデジタル信号処理を行った後に復調処理を行い、高速電気信号を出力する。



(a) 光電ハイブリッドスイッチシステム



(b) 光 ToR スイッチ

図 1.2.5-1 光電ハイブリッドスイッチシステムおよび光 ToR スイッチの構成

デジタルコヒーレント光伝送方式では、一般的に波長可変光源に OIF (OPTICAL INTERNETWORKING FORUM) で規格化されている ITLA (Integrable Tunable Laser Assembly) [1]を使用している。本規格の仕様を表 1.2.5-1 と図 1.2.5-2 に示す。Application A/B/C が規定されているが、Application A の 10ms 以下が最短の光周波数 (波長) のチューニング時間である。なお、光周波数の設定誤差は $\pm 2.5\text{GHz}$ である。光電ハイブリッドスイッチシステムでは、光バースト信号の伝送効率を考慮し、プロジェクト開始時に波長切替の目標時間を $100\mu\text{s}$ 程度とした。このため、ITLA は使用できず、波長切替 $100\mu\text{s}$ を実現する高速波長可変光源の研究開発が課題となる。また、光バースト通信では受信側に光信号が入力されない時間が存在するため、通常の連続信号での通信とは異なる受信シーケンスが必要となる。さらに光電ハイブリッドスイッチシステムはシステム全体をコントローラが制御する。光波長送受信器と光 ToR スイッチはコントローラの命令にしがたって適切なタイミングで動作しなければならず、光波長送受信器と光 ToR スイッチにそのような外部制御インタフェースの実装が課題となる。

表 1.2.5-1 ITLA の光周波数 (波長) 設定時間

Item	Parameter	Sym	Min	Typ	Max	Unit
11.2.1	Frequency tuning time (Frequency is within frequency accuracy / stability spec)	Application A (SONET/SDH Protection)	t_T		10	ms
11.2.2		Application B (SONET/SDH Restoration)	t_T		1	s
11.2.3		Application C (Sparing/Provisioning)	t_T		30	s



図 1.2.5-2 ITLA の光周波数 (波長) 設定時間

上記の課題に対し、以下のアプローチを試みた。研究開発項目②-1「光波長送受信器の研究開発」は、研究開発項目②-2「バースト多値プロセッサの研究開発」と密接に関係する。まず、②-1では、局発光として使用する波長可変光源の高速波長切替 100 μ s 達成に向け、シミュレーションで制御方式の検討を行い、PID (Proportional-Integral-Differential) 制御を高速・並列処理することで目標達成の見込みを得た。その後、波長可変光源の選定とその電気仕様に合わせた制御回路を試作し、PID 制御で波長切替時間 100 μ s 以下が達成可能であることを確認した。

光バースト受信については、既存の集積型受信器の光バースト応答を評価した。集積型受信器には AGC (Automatic Gain Control) と MGC (Manual Gain Control) の動作モードがあるが、評価結果より MGC で波長切替と同時に外部からゲイン設定を集積型受信器へ供給することより光バースト信号の受信が可能であることを明らかにした。また、②-1は②-2で試作したバースト多値プロセッサの組込みが必要であるため、②-1と②-2で連携して光波長送受信器の構成検討を行い、光波長送受信器を試作した。200Gbps と 400Gbps で特性改善および最適化を試み、波長切替時間 100 μ s 以下、誤り訂正符号の使用によりエラーフリーとなる特性を確認、光波長送受信器の技術確立を完了した。

研究開発項目②「光 ToR スイッチの研究開発」は、光電ハイブリッドスイッチシステム全体を連携動作させる必要があるため研究開発項目①-1「光電ハイブリッドスイッチ制御技術」と密接に関係しており、①-1 の検討で EtherCAT (Ethernet Control Automation Technology) を採用することとした。EtherCAT はマスターとなる機器がスレーブとして動作する機器を制御し、光 ToR スイッチはスレーブとなる。このため、光 ToR スイッチがスレーブとして動作するための制御インタフェースの検討・設計を行った。その後、光波長送受信器と電気スイッチインタフェース (リンク維持送受信器) と組み合わせて、光 ToR スイッチを試作した。また、研究開発項目⑤「光電ハイブリッドスイッチシステム実証」でシステム全体の評価を実施し、EtherCAT 外部制御による光 ToR スイッチの動作実証を完了した。以上より、最終目標を達成した。

以降、光波長送受信器と光 ToR スイッチの研究開発成果について詳細を述べる。

<高速波長切替 100μs 実現に向けた制御方式の開発>

波長可変光源は、ヒーター電力で波長を制御するデバイスを想定し、高速波長切替 100μs 実現に向けて PID 制御による制御応答の高速化を検討した。検討した PID 制御の構成を図 1.2.5-3 に示す。PID 制御は比例ゲイン K_p 、積分ゲイン K_i 、微分ゲイン K_d を調整して、制御応答の高速化を図る。また、制御目標値と現在値の誤差を積分して制御偏差がゼロとなるように動作するが、デバイスの応答が遅い場合、積分を継続すると制御量が過大となり、目標値に収束するまでの時間が長くなるという問題が生じる。これを解決するため、制御リミット到達時は積分動作を停止する機能を実装することとした。

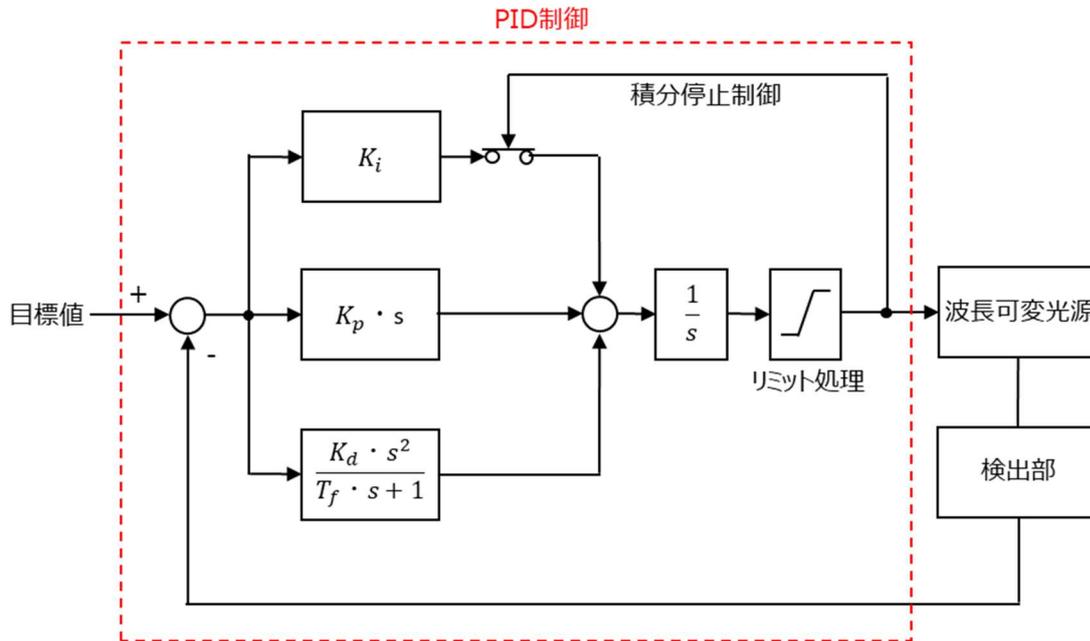


図 1.2.5-3 PID 制御の構成

まず、ソフトウェアシミュレーションで PID 制御の動作を確認したので、その結果を図 1.2.5-4 から図 1.2.5-6 に示す。図 1.2.5-4 はヒーター電力が小さい波長で積分を継続した場合の制御応答を示しており、ヒーター駆動電力は制御リミットに到達していない。波長可変光源のヒーター応答が遅いため、PID 制御器はヒーター駆動電力にプリアンファシスをかけたような制御量にしてヒーター応答の高速化を図っている様子が見て取れる。これにより、ヒーター応答はオーバーシュートが発生せず、15μs で目標値に到達している。図 1.2.5-5 はヒーター電力が大きい波長で積分を継続した場合の制御応答を示しており、ヒーター電力が大きいときはヒーター駆動電力がリミットに 25μs 張り付き、ヒーター応答にオーバーシュートが発生している。この結果、目標値に到達するまでに 40μs の時間がかかり、目標値に制御するまでの時間が長くなっている。一方、図 1.2.5-6 はヒーター駆動電力がリミットに張り付いたときに積分を停止した場合の制御応答を示しており、ヒーター駆動電力がリミットに張り付いている時間が上記 25μs から 10μs と短くなっている。その結果、ヒーター応答のオーバーシュートが抑制され、25μs 程度で目標値に収束している。以上、ソフトウェアシミュレーションで制御量がリミットに到達した場合の積分停止の有効性を確認した。

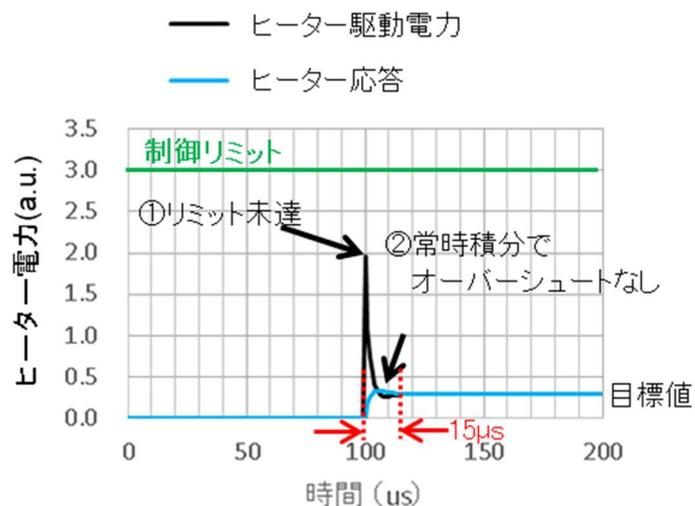


図 1.2.5-4 ヒーター電力が小さい波長

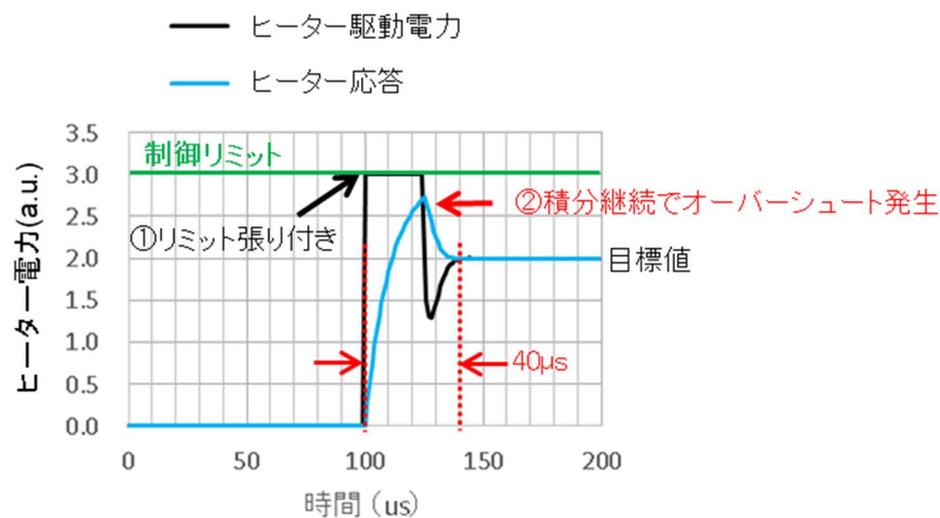


図 1.2.5-5 ヒーター電力が大きい波長（積分継続）

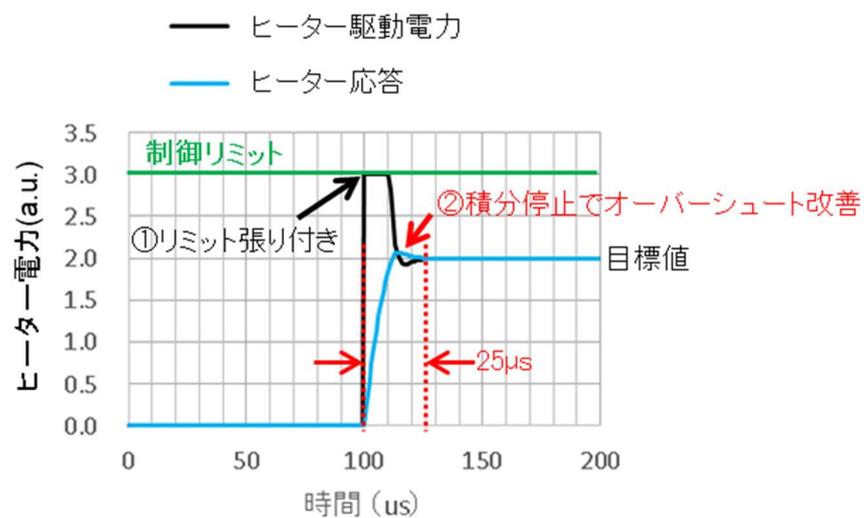


図 1.2.5-6 ヒーター電力が大きい波長（積分停止）

次に、ヒーター応答模擬回路と PID 制御回路を搭載したハードウェアを試作し、PID 制御による高速制御の確認を行った。試作したボードとハードウェアシミュレーションの結果を図 1.2.5-7 と図 1.2.5-8 に示す。一般的な波長可変光源は波長制御に複数のヒーターを使用しており、高速波長切替を実現するためにはヒーター端子を高速、かつ並列に制御する必要があると考え、PID 制御器を FPGA (Field Programmable Gate Array) に実装することとした。FPGA はデジタル処理を行い、波長可変光源のヒーター制御はアナログ処理が必要となるため、FPGA の周辺に高速の DAC と ADC を搭載した。図 1.2.5-8 (a) はヒーター電力が小さい場合のハードウェアシミュレーション結果で、PID 制御を適用しないと目標値に収束するまで $60\mu\text{s}$ の時間を要するが、PID 制御の適用により $20\mu\text{s}$ まで応答時間を短縮した。(b) のヒーター電力が大きい場合も $60\mu\text{s}$ から $25\mu\text{s}$ 程度までヒーター応答を短縮可能であり、ソフトウェアシミュレーション同様、ハードウェアシミュレーションにおいても PID 制御の有効性を確認した。以上、PID 制御のハードウェア技術を確認した。

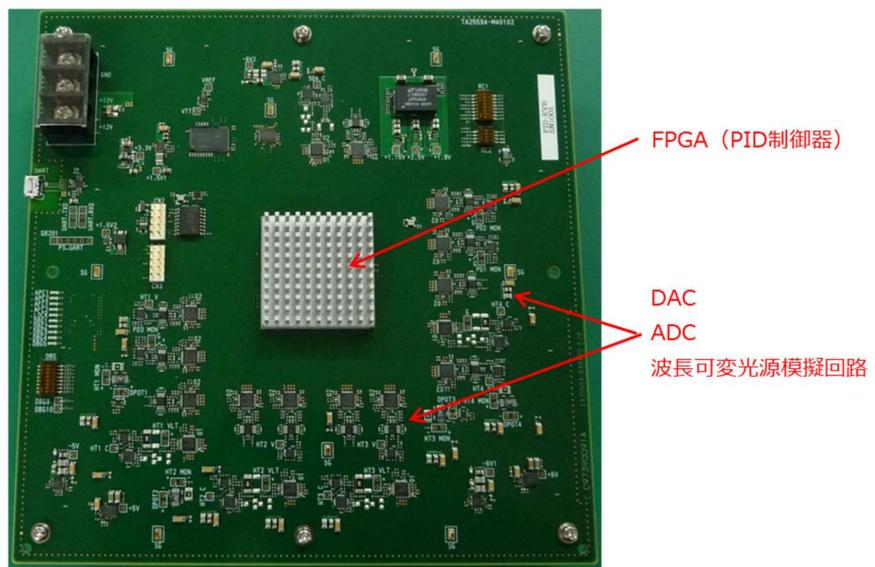
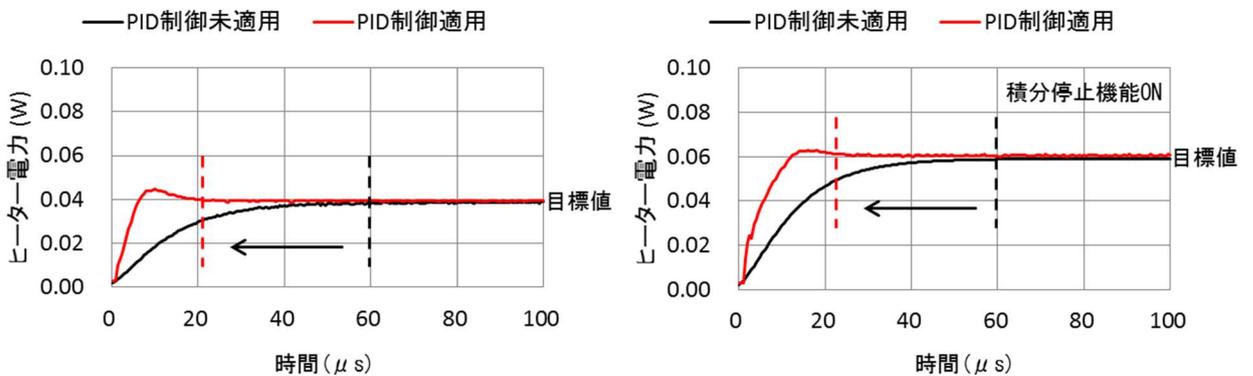


図 1.2.5-7 ハードウェアシミュレーションの試作ボード



(a) ヒーター電力が小さい波長

(b) ヒーター電力が大きい波長

図 1.2.5-8 PID 制御のハードウェアシミュレーション結果

<波長可変光源の選定と高速波長切替対応制御回路の開発>

上述のとおり、高速波長切替 100 μ s 達成に向けた制御方式についてシミュレーションによる検討を完了した。デジタルコヒーレント光伝送方式では狭線幅の波長可変光源が必要となるため、光源を選定後、その光源の電気仕様を満足する制御回路の設計および試作を進めた。その制御系を図 1.2.5-9 に示す。選定した光源は DBR(distribute Bragg reflector) と Ring 共振器による波長可変構造を有し、ヒーターA、B、C の温度で波長を制御する[3]。光源の使用環境温度が変化すると波長が変動するため、サーミスタと TEC (ThermoElectric Cooler) を用いて光源全体の温度を一定に保つ。ヒーターA と B は波長を粗調整するためのものであり、ヒーター端子の電圧と電流からヒーター電力を計算し、目標値と一致するようにフィードバック制御を行う。また、ヒーターC は波長を微調整するためのものである。図 1.2.5-2 に示したとおり、デジタルコヒーレント光伝送方式で一般的に使用されている ITLA は周波数誤差を ± 2.5 GHz 以内と規定している。周波数をこの範囲内に収めるため、光源に内蔵された波長ロッカーの PD (Photo Diode) 電流値が目標値と一致するようにヒーターC の電力で周波数を微調整する。SOA (Semiconductor Optical Amplifier) と光出力パワーモニタ用の PD は波長可変光源の光出力パワーを制御する。高速波長切替対応の波長可変光源は局発光として使用するため、光源の光出力パワーは受信感度に影響を及ぼす。波長可変光源と集積型受信器の仕様を考慮し、+15dBm 以上の光出力が得られるように SOA 電流を制御することとした。

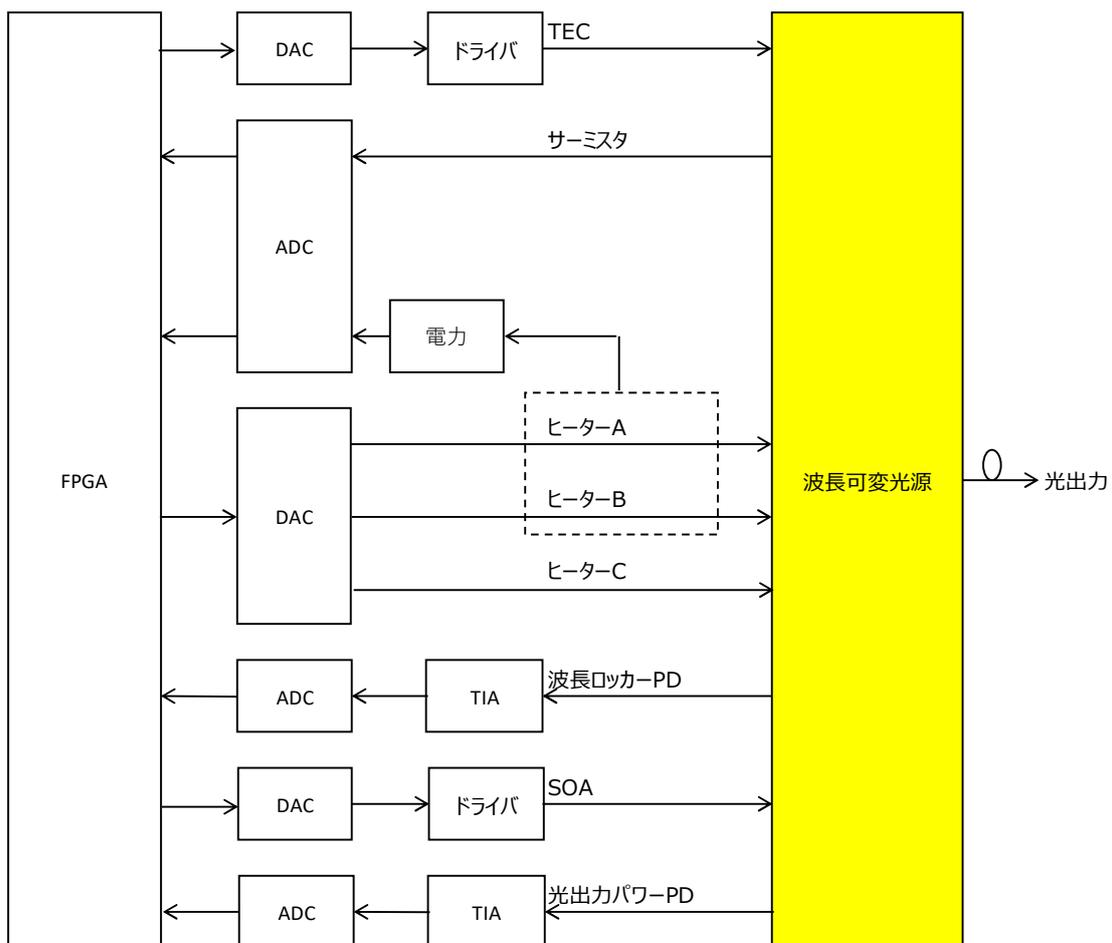


図 1.2.5-9 波長可変光源の高速波長切替対応制御系

回路設計完了後、ボードを試作したので図 1.2.5-10 に示す。中央付近に PID 制御器を実装した FPGA、その周辺に波長可変光源とアナログ・デジタル制御回路を実装した。回路が設計仕様通りの動作となるようにデバッグ後、まず、波長可変光源のヒーター端子について応答時間を評価した。ステップ応答の評価結果を図 1.2.5-11 に示しており、70ns 程度であった。PID 制御の制御周期は 500ns で設計しており、制御周期に対して十分短い時間であることから特に問題はないと判断した。

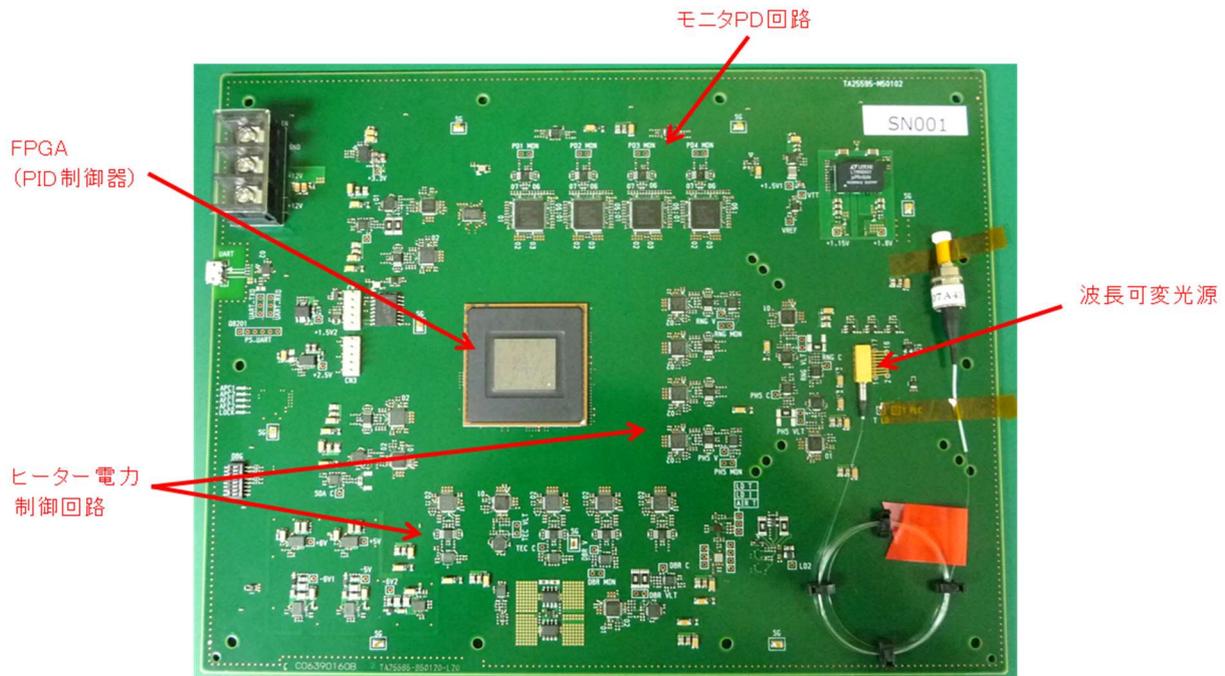


図 1.2.5-10 波長可変光源と高速波長切替対応制御を搭載した試作ボード

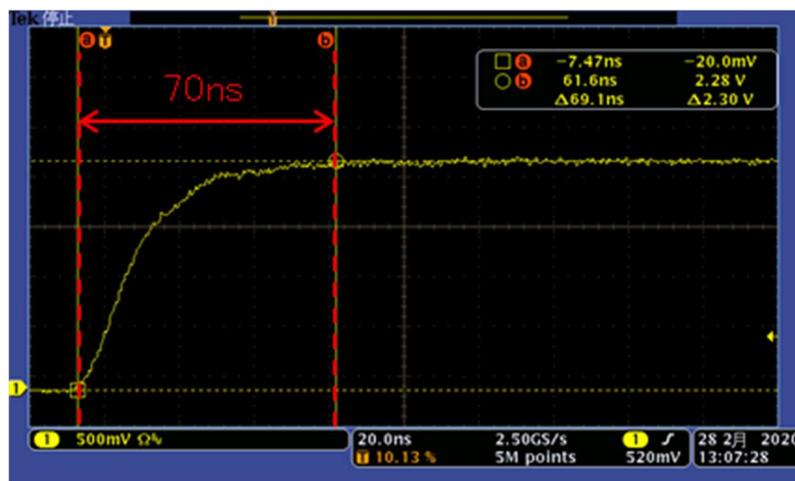


図 1.2.5-11 ヒーター端子のステップ応答評価

前述のとおり波長切替時間は 100 μ s 程度を目標としているため、PID 制御を行う FPGA には制御周期 500ns で 200 回の制御ログを取得できる機能を実装した。PID 制御パラメータを調整した後、ヒーターの制御ログを取得したので、その結果を図 1.2.5-12 に示す。波長切替開始のタイミングで粗調整を開始し、ヒーター電力 A、B、C を目標値に制御する。なお、この目標値は設定する波長に応じて

必要となるヒーター電力を事前に調査した値であり、粗調整完了時間は $10\mu\text{s}$ であった。一般的に温度応答は電気応答と比較して遅いため、温度安定待ち時間 $25\mu\text{s}$ 経過後にヒーターC で微調整を開始するようにした。ヒーターCはPD 応答制御偏差が0となるようにフィードバック制御を行う。PD 応答制御偏差は波長ロッカーのPD 電流値をモニタしており、この目標値も事前に調査した値である。微調整完了時間は $20\mu\text{s}$ 、波長切替開始から $55\mu\text{s}$ で波長切替を完了しており、目標とする $100\mu\text{s}$ の波長切替時間を達成した[4]。

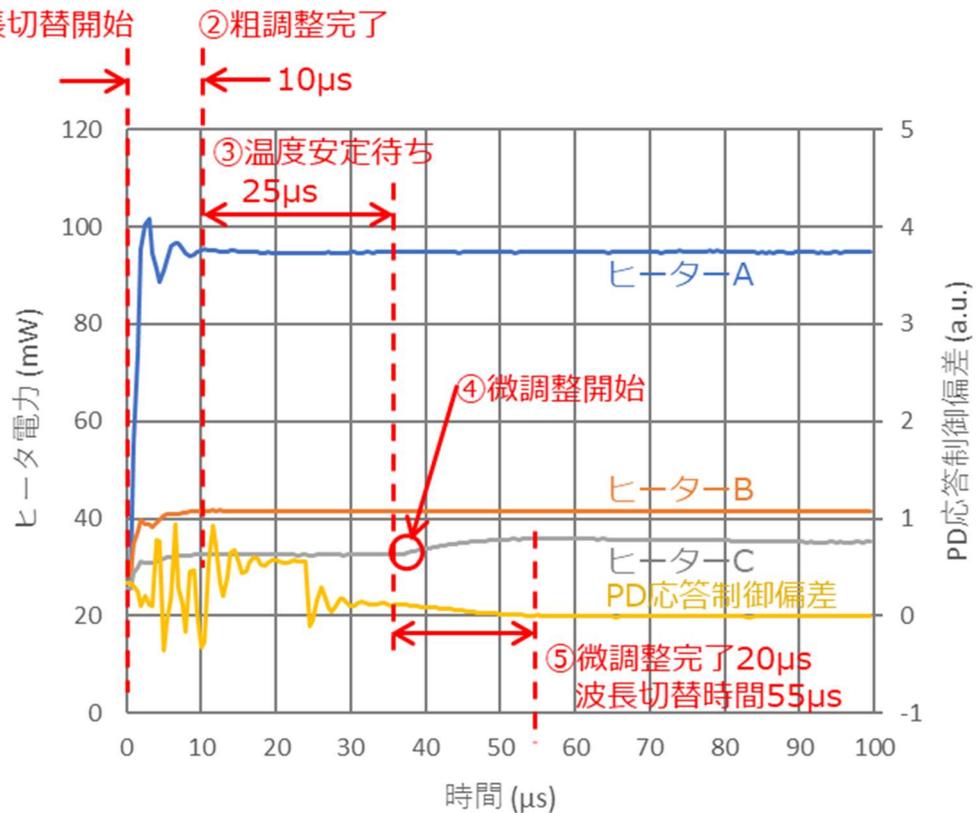


図 1.2.5-12 波長切替時の制御応答

一方、長時間の波長安定性については試作ボードのメモリサイズの制約によりログが取得できないため、光波長計と光パワーメータを用いて評価した。波長安定度と光出力パワーの評価結果を図 1.2.5-13、図 1.2.5-14 に示す。一般的にデジタルコヒーレント光伝送方式で使用されている ITLA の仕様は、図 1.2.5-2 で示したとおり目標周波数 $\pm 2.5\text{GHz}$ 以下、目標光出力パワー $\pm 1.0\text{dB}$ 以下である。波長安定度の評価結果は本規格を十分に満足しており、安定性に問題はない。また、光出力パワーは前述の $+15\text{dBm}$ 以上の目標を満足した。光出力パワーの平均値は $+15.25\text{dB}$ 、変動幅は 0.05dB であり、規格が許容している変動幅 $\pm 1.0\text{dB}$ 以下となっており、デジタルコヒーレント光伝送方式で使用する波長可変光源の特性として問題がないことを確認した。以上、波長切替時間、波長安定性、光出力パワーの目標仕様を達成し、波長可変光源の選定とその制御回路の開発を完了した。

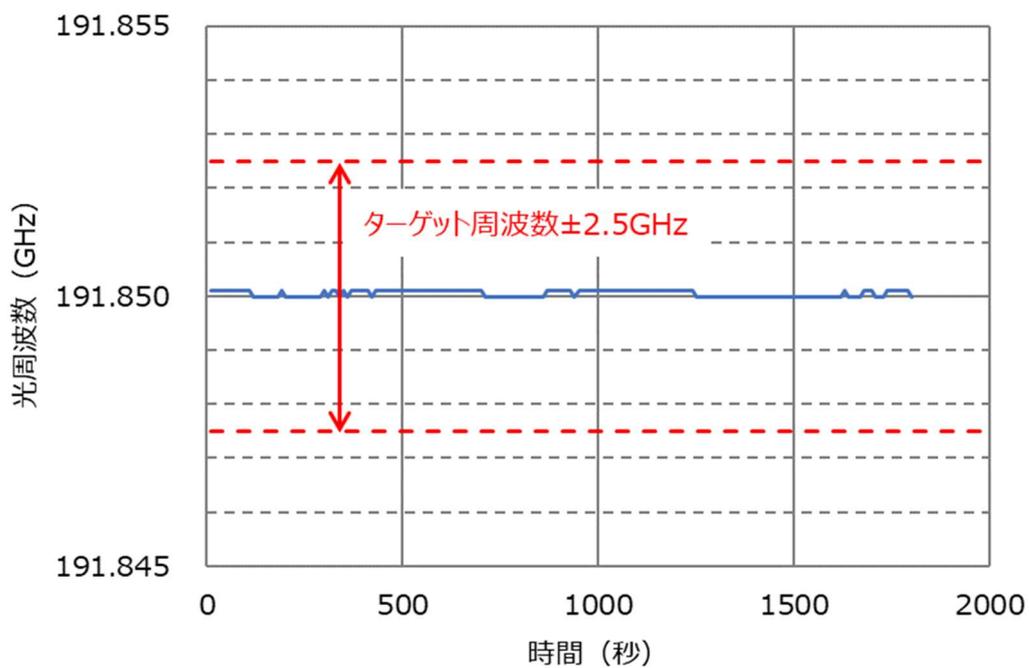


図 1.2.5-13 長時間の波長安定度評価結果

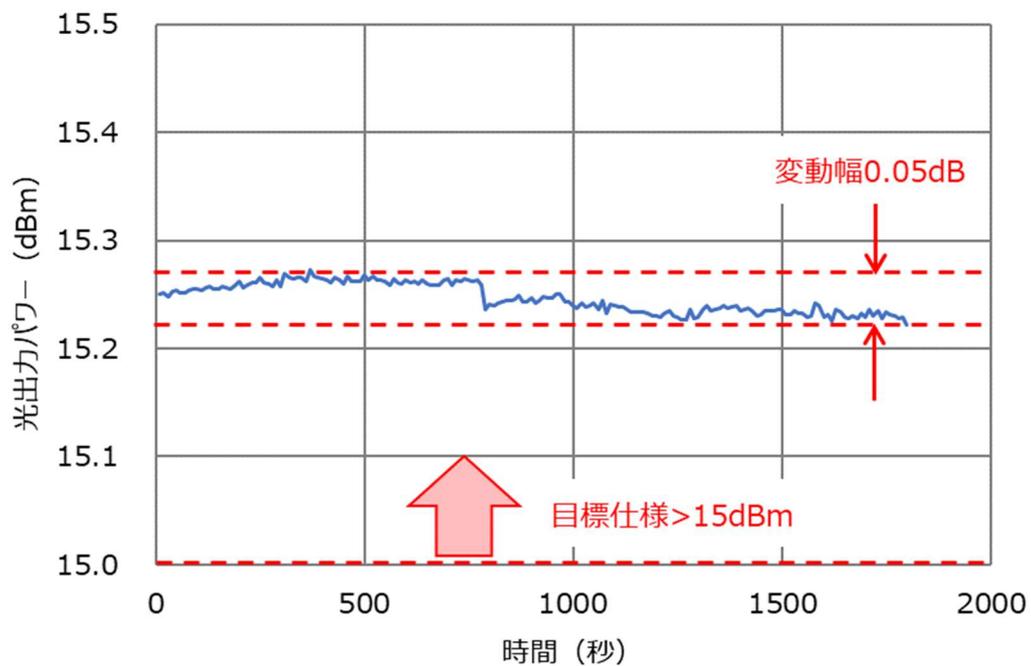


図 1.2.5-14 長時間の光出力パワー安定度評価結果

<光バースト受信に向けた集積型受信器の制御開発>

受信側は図 1.2.5-1 に示したとおり、集積型受信器で光受信信号と高速波長可変光源（局発光）を干渉させて振幅、位相情報を抽出する。集積型受信器は、OIF で Implementation Agreement for Micro Intradyn Coherent Receivers[2]として規格化されている。デジタルコヒーレント光伝送方式では一般的に本規格に準拠した受信器が使用されており、光波長送受信器でも本規格に準拠した市販の集積型受信器を採用することとした。そのブロック図とピン配置を図 1.2.5-15、表 1.2.5-2 に示す。図中の SIGNAL は光バースト信号の入力ポート、LOCAL OSCILLATOR は局発光（高速波長可変光源）に相当し、PBS（Polarization Beam Splitter）と BS（Beam Splitter）で X 偏波と Y 偏波に分離する。その後、90deg Hybrid Mixer で光バースト信号と局発光を干渉させて光バースト信号の振幅と位相の情報を抽出する。フォトダイオードは光信号を電気信号に変換するが信号が微弱であるため、トランスインピーダンスアンプ（Transimpedance Amplifier、以下、TIA と略す）で電気信号を所望の振幅に増幅する。

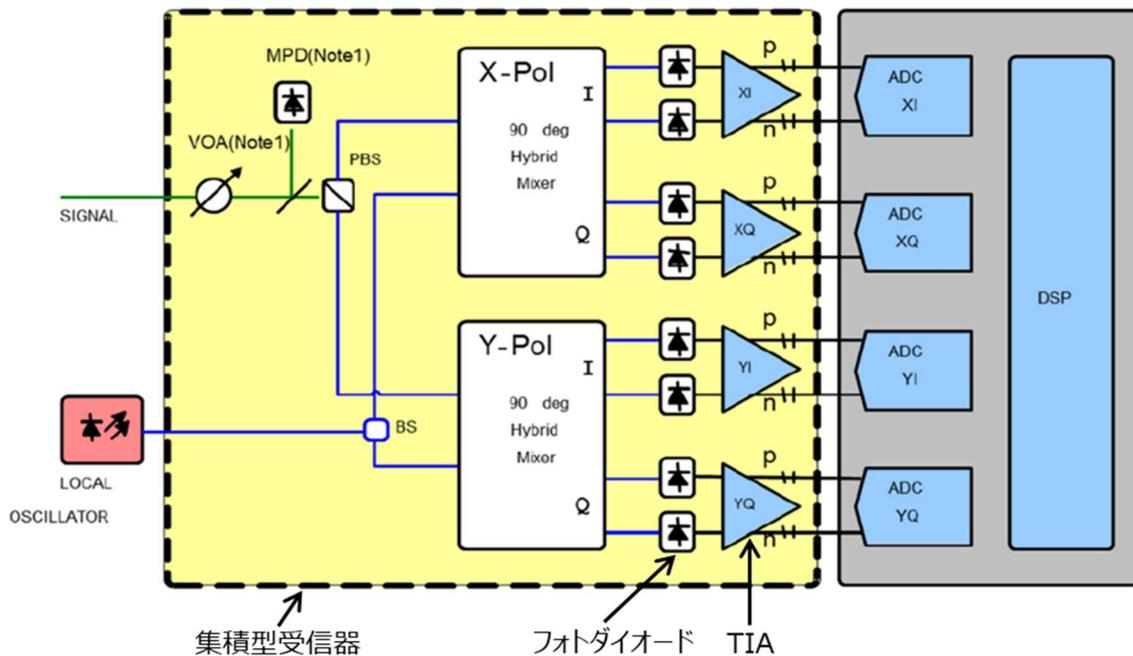


図 1.2.5-15 OIF で規定されている集積型受信器のブロック図

ピンの仕様については、Pin#3 の電圧レベルで TIA の動作モードを AGC、もしくは MGC にする。MGC の場合は、Pin#11、16、19、24 に印加する電圧に応じてゲインが変化する。AGC の場合は、Pin#12、15、20、23 で TIA の出力振幅を設定し、TIA が自動でゲイン調整を行う。通常、TIA の後段に接続される ADC は分解能を有効活用するため、所定の振幅が入力されることが望ましい。AGC の場合、光受信パワーが変化しても TIA 出力振幅は自動的に一定値に保たれるため、AGC を使うことが一般的である。一方、本プロジェクトのように光バースト信号を取り扱う場合、光バースト信号間に無信号の時間が存在する。無信号時には TIA の出力信号振幅を所望の値に維持しようとするため、無信号の間ゲインが大きくなるように動作する。その後、光バースト信号が入力されるとゲインが大きくなったところから自動振幅制御を開始するため、光バースト信号の先頭は過大な電気信号振幅となることが想定される。このため、光バースト信号受信時に AGC のゲインがどのように変動するかを確認することとした。

表 1.2.5-2 OIF で規定されている集積型受信器のピン配置

Pin#	Symbol	Description	Pin#	Symbol	Description
1	RFU	Reserved for future use ⁴	34	RFU	Reserved for future use ⁴
2	RFU	Reserved for future use ⁴	33	RFU	Reserved for future use ⁴
3	MGC/AGC	MGC/AGC selection (optional)	32	SD	Shutdown (optional)
4	MPD-C	Monitor diode cathode (optional) ³	31	VOA1	VOA1 Adjust voltage (optional) ²
5	MPD-A	Monitor diode anode (optional) ³	30	VOA2	VOA2 Adjust voltage (optional) ²
6	PD-YI	Photodiode bias voltage YI ¹	29	PD-XQ	Photodiode bias voltage XQ ¹
7	PD-YI	Photodiode bias voltage YI ¹	28	PD-XQ	Photodiode bias voltage XQ ¹
8	PD-YQ	Photodiode bias voltage YQ ¹	27	PD-XI	Photodiode bias voltage XI ¹
9	PD-YQ	Photodiode bias voltage YQ ¹	26	PD-XI	Photodiode bias voltage XI ¹
10	PI-YI	Peak indicator YI	25	PI-XQ	Peak indicator XQ
11	GA-YI	Gain adjust YI	24	GA-XQ	Gain adjust XQ
12	OA-YI	Output amplitude adjust YI	23	OA-XQ	Output amplitude adjust XQ
13	VCC-Y	Supply voltage amplifier Y	22	VCC-X	Supply voltage amplifier X
14	GND	Ground Reference	21	GND	Ground Reference
15	OA-YQ	Output amplitude adjust YQ	20	OA-XI	Output amplitude adjust XI
16	GA-YQ	Gain adjust YQ	19	GA-XI	Gain adjust XI
17	PI-YQ	Peak Indicator YQ	18	PI-XI	Peak Indicator XI

集積型受信器の光バースト応答評価系を図 1.2.5-16 に示す。光信号が変調されていればゲイン応答が確認可能であるため、今回はデジタル信号処理回路で 32Gbaud の偏波多重 16 値直交振幅変調 (DP16QAM : Dual Polarization 16 Quadrature Amplitude Modulation) の電気信号を生成し、その信号を CFP2-ACO (Analog Coherent Optics) を用いて光信号へ変換した。なお、この信号は連続信号であるため、バースト信号を生成するために音響光学変調器 (Acousto-Optic Modulator、以下、AOM と略す) を用いた。任意波形発生器で電気のバースト信号を生成し、電力分配器でその信号を 2 分岐、片方は電気バースト信号波形を確認するためにオシロスコープに接続した。もう片方は AOM が必要とする振幅に増幅するため、ドライバに接続した。ドライバの出力波形に応じて AOM が光強度変調を行い、光バースト信号を生成する。その光バースト信号を光分岐器で 2 分岐し、片方を光・電気変換後にオシロスコープに接続して光バースト信号が生成されていることを確認することとした。また、もう一方は評価対象である集積型受信器に入力し、その出力をオシロスコープに接続して集積型受信器のバースト応答を評価した。

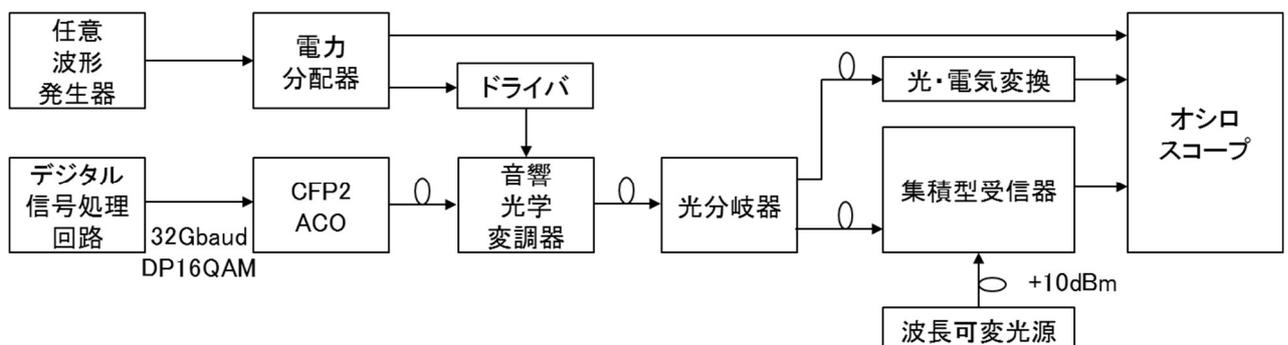


図 1.2.5-16 集積型受信器の光バースト応答評価系

波長可変光源の波長切替時間は $100\mu\text{s}$ を目標としているため、一例として光バースト信号の無信号時間を $100\mu\text{s}$ と想定した場合の AGC ゲイン応答評価結果を図 1.2.5-17 に示す。AOM 駆動電気信号に合わせて AOM 出力光信号がオフ・オンしており、光バースト信号が正しく生成されている様子が見て取れる。AGC モード時に集積型受信器内部で自動的に調整しているゲイン量は、Pin#11、16、19、24 の電圧値でモニタ可能である。図では Pin#19 のゲイン応答をモニタしており、信号断になると集積型受信器の出力振幅を一定に保持しようとするため、電圧を高くしてゲインを上昇させている。しかし、その後、光バースト信号が入力されるとゲインが大きすぎて集積型受信器の出力振幅が目標値と比較して過大となるため、電圧を低下させてゲインを低下させる。AGC では、無信号区間 $100\mu\text{s}$ の影響で集積型受信器のゲインが安定するまでに 1.05ms 程度かかっており、AGC は光バースト信号受信には適さないと考えた。一方、MGC は外部からゲイン電圧を印加するため、主信号系の出力端子をオシロスコープでモニタした。その結果を図 1.2.5-18 に示しており、光信号入力と同時に集積型受信器から電気信号が出力されており、AOM 出力光信号の立ち上がり後より電気信号の振幅が所望の値となっている。このため、MGC は光バースト信号の無信号区間の影響を受けず、光バースト信号受信に適用可能であると判断した。なお、MGC ではゲイン電圧設定値を光波長送受信器内で行う必要がある。光波長送受信器は各波長に対して運用前に調査した所望のゲイン電圧設定値をメモリに保持し、光バースト信号受信時、波長切替と同時にゲイン電圧を集積型受信器へ印加することとした。

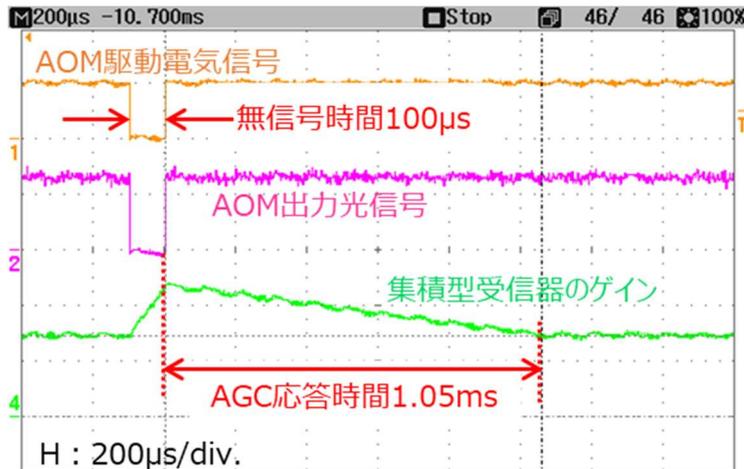


図 1.2.5-17 集積型受信器の光バースト信号応答評価 (AGC)

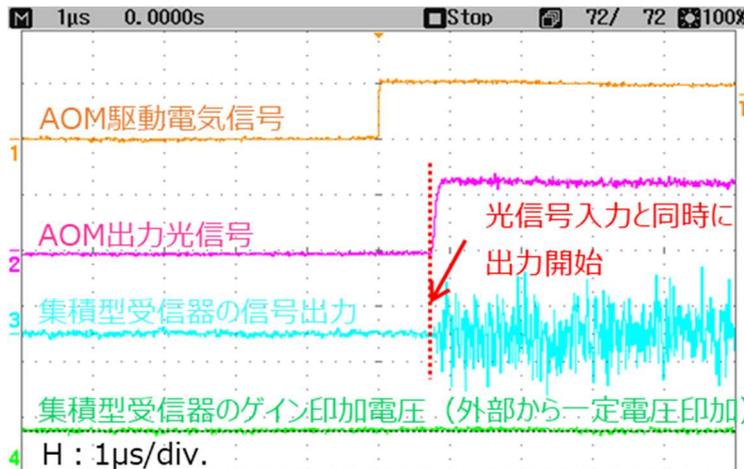


図 1.2.5-18 集積型受信器の光バースト信号応答評価 (MGC)

AGCは集積型受信器が出力振幅一定となるようにゲインを継続して調整しているがMGCではゲインを固定するため、AGCとMGCの受信感度評価を実施し、特性劣化が生じないか調査した。なお、MGC動作時は外部電源から集積型受信器のゲイン電圧端子に一定電圧を印加し、AGCとMGCで集積型受信器の電気信号振幅が同等となるように調整した。その評価結果を図1.2.5-19に示しており、AGCとMGCで受信感度特性が同じであった。本結果よりMGCで集積型受信器へ適切なゲイン電圧を供給すれば光バースト信号の受信が可能であると判断した。以上、光バースト受信に向けた集積型受信器の制御開発を完了した。

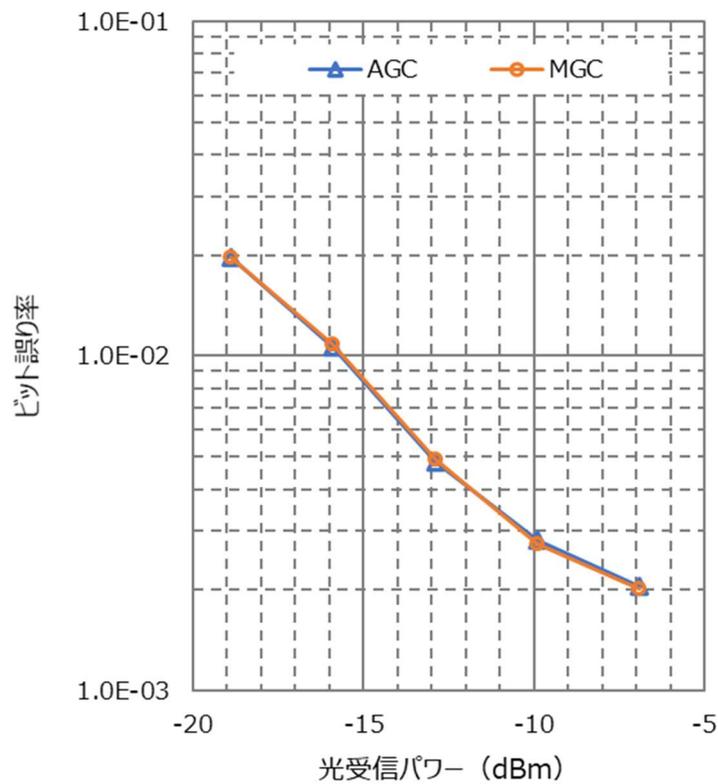


図 1.2.5-19 AGC と MGC の受信感度比較

<光 ToR スwitchの詳細構成、および光バースト受信制御系開発>

光 ToR スwitchの光バースト信号受信動作は、研究開発項目①-1、②-1、②-2、⑤が密接に関係する。光電ハイブリッドスイッチシステムにおいて本研究開発項目の光波長送受信器および光 ToR スwitchは、コントローラからの命令にしたがって動作する。①-1 で光 ToR スwitchの外部制御インタフェース、②-2 で光波長送受信器へ組み込むバースト多値プロセッサ、⑤で光電ハイブリッドスイッチシステム実証の研究開発を行うため、これらの研究開発項目間で連携して光 ToR スwitchの構成を検討した。

光 ToR スwitchの詳細構成を図 1.2.5-20 に示す。システム実証用の光 ToR スwitchは、光波長送受信ボード1台、バースト多値プロセッサ送受信ボード1台、リンク維持送受信ボード2台で構成する。電気スイッチ側インタフェースとして、リンク維持送受信ボードを挿入した。光経路切換による光信号断に伴う Ethernet Switch のリンクダウンの対策として、信号断に合わせてアイドル信号を Ethernet Switch に送出することで Ethernet リンクを維持し、信号断時間を低減している。

- ・光波長送受信ボード：波長可変光源（高速波長切替）、コントローラ（EtherCAT 外部制御インタフェース）、光バースト受信制御（集積型受信器の TIA ゲイン制御、再同期トリガ制御）
- ・バースト多値プロセッサ送受信ボード：バースト多値プロセッサ、光送信器（送信光源、ドライバ、光変調器）、集積型光受信器、信号インタフェース（QSFP28）
- ・リンク維持送受信ボード：信号断時リンク維持機能、信号インタフェース（QSFP28）

光 ToR スwitchは 19 インチラックへ搭載可能となるように筐体の検討を進めたが、放熱性の観点で筐体を2つに分離したほうがよいと考え、光波長送受信器（Optical ToR Switch#1）とリンク維持送受信器（Optical ToR Switch#2）で構成することとした。

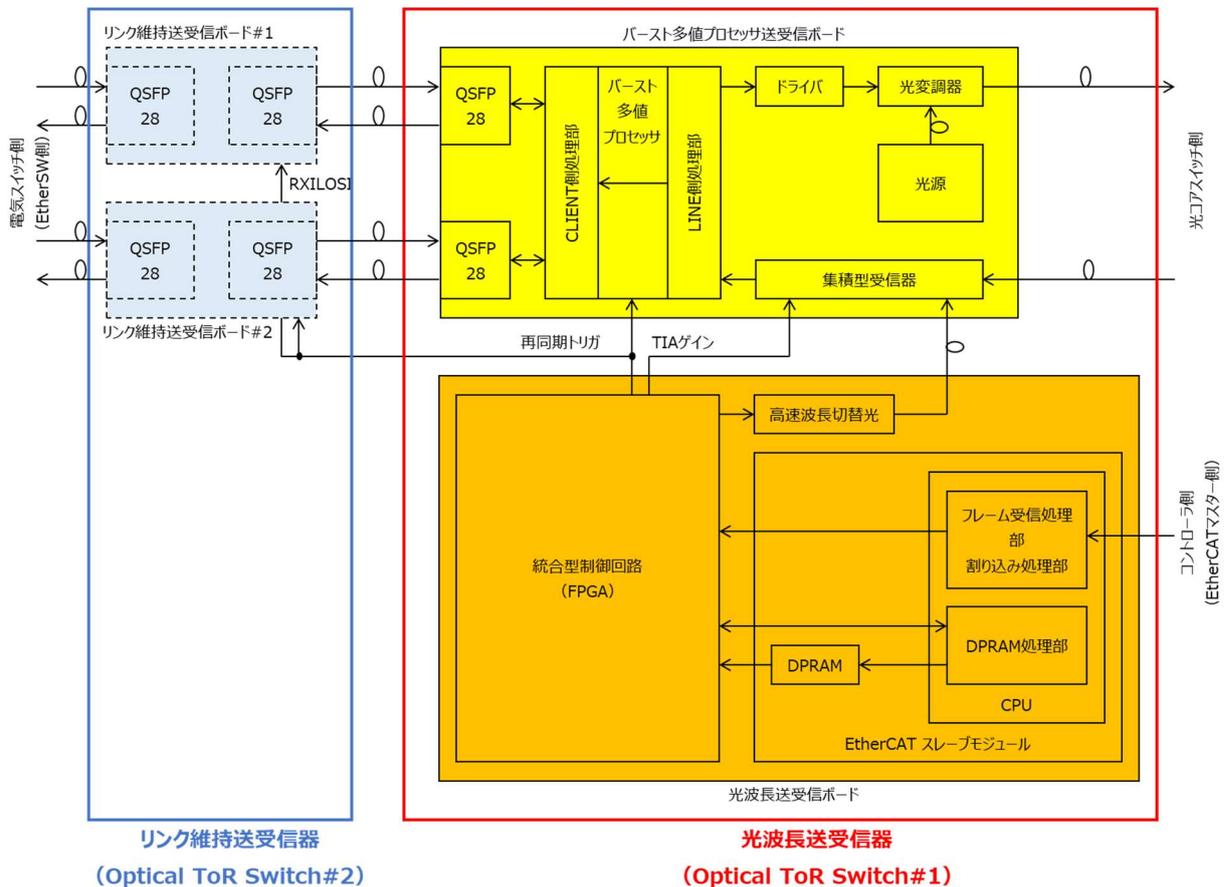


図 1.2.5-20 光 ToR スwitchの構成

続いて、光バースト信号受信のための動作シーケンスについて説明する。研究開発項目①-1の検討結果より、光 ToR スwitchのコントローラとして、外部制御インタフェースに EtherCAT を採用することとした。EtherCAT ではマスターが複数のスレーブデバイスへ命令を送信し、各スレーブデバイスは自分宛のデータを読み出してマスターから指示された命令を実行する。光 ToR スwitchは EtherCAT のスレーブデバイスに相当するため、スレーブデバイスとして動作させるための機能実装方法を検討した。EtherCAT の実装方法については、統合型制御回路として使用する FPGA にイーサネットフレームの受信処理等、必要となるすべての機能を作り込む方法と、市販されている EtherCAT スレーブモジュールを購入して本モジュールと FPGA のインタフェースを作り込む方法、の2案が考えられる。前者は EtherCAT インタフェースの詳細仕様検討が必要であるが、後者はそのインタフェース部分がモジュール内に搭載されており研究開発を効率的に進めることが可能となる。このため、後者で EtherCAT インタフェースを実装することとした。EtherCAT でコントローラが複数の光 ToR スwitchを制御する構成を図 1.2.5-21 に示す。EtherCAT マスター機能は、パーソナルコンピュータに市販の拡張カードを実装することで構築することが可能であるため、本図では一例としてそのような構成を示している。EtherCAT マスターはイーサネットを介してスレーブとなる光 ToR スwitchへ波長番号を送信する。光 ToR スwitch内に実装された市販の EtherCAT スレーブモジュールはプロセッサが自分宛のデータか判断し、自分宛のデータの場合、DPRAM (Dual Port Random Access Memory) へ書き込む。その後、プロセッサが FPGA へデータ受信の割り込みを発生し、FPGA は DPRAM に保存されている波長番号を読み取り、受信した波長番号が現在設定している波長番号と異なる場合、FPGA は波長可変光源の波長切替を実行する。

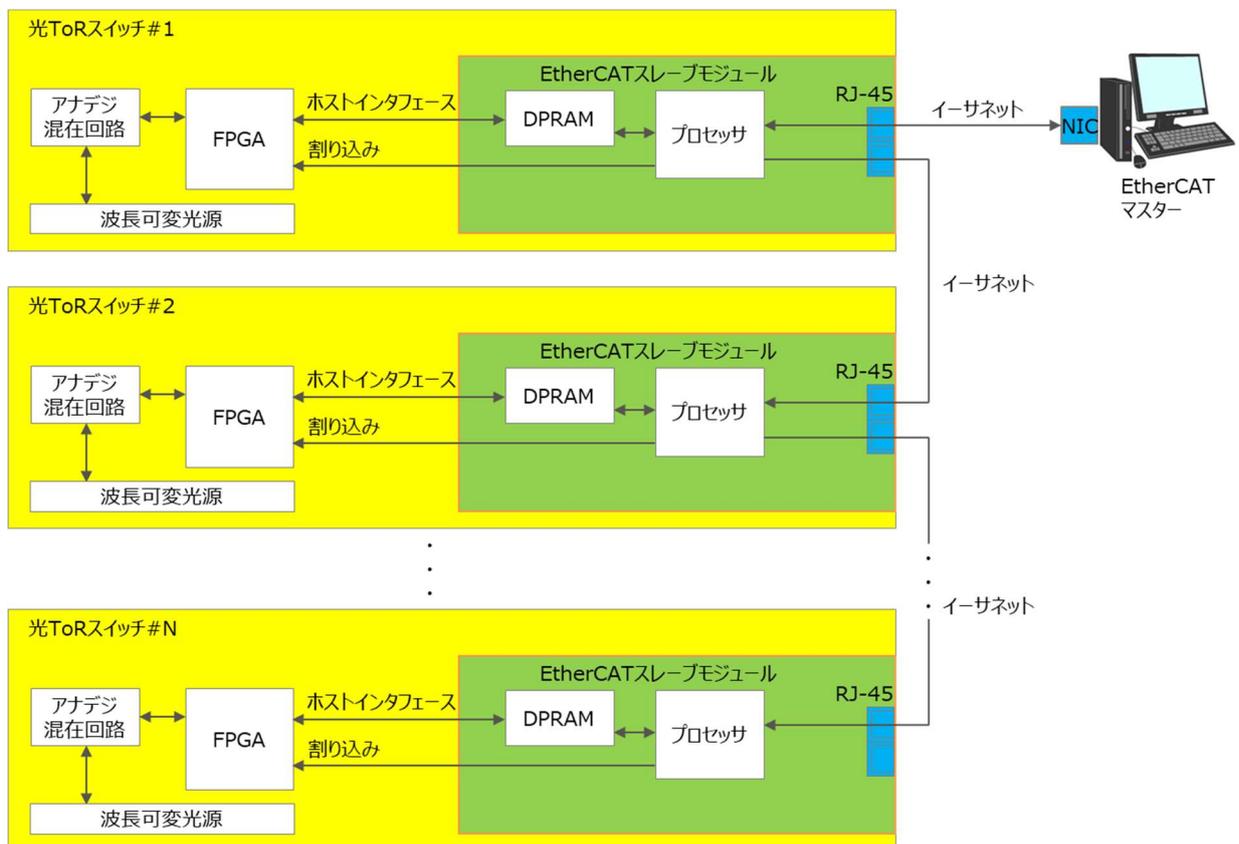


図 1.2.5-21 EtherCAT インタフェースの実装

また、デジタルコヒーレント光伝送方式では図 1.2.5-15 に示した 90deg Hybrid Mixer で信号光と局発光を干渉させて光受信信号の振幅と位相の情報を抽出する。その後、フォトダイオードと TIA でバースト多値プロセッサの ADC に最適な電気信号振幅へ調整し、バースト多値プロセッサが復号処理を行う。波長可変光源は局発光として使用し、波長切替中は光パワーと光位相が所望の値から大きくずれるため、正しい情報を取り出すことができない。波長切替完了後、かつ TIA 出力電気信号振幅が所望の値になってからバースト多値プロセッサの復号処理が正常に動作するため、FPGA へ図 1.2.5-22 に示す光バースト受信制御向けボード間制御インタフェースを実装した。光 ToR スイッチは、EtherCAT インタフェースで波長番号の取得と同時に波長切替、TIA ゲイン設定、再同期トリガ無効化、を行う。波長切替は 100 μ s を目標としているため、波長切替中に次波長で最適となる TIA ゲインの設定が完了するようにした。光電ハイブリッドスイッチシステムは波長分割多重通信を用いるため、光バースト信号の送信から受信までの経路には波長合波器や光コアスイッチ等、損失に波長依存性があるデバイスが存在、また、集積型受信器のフォトダイオードも受光感度に波長依存性がある。したがって、バースト多値プロセッサの ADC に最適な振幅に調整するためには、波長ごとに異なる TIA ゲインを設定しなければならない。このため、EtherCAT マスターから受信する波長番号に合わせて表 1.2.5-3 に示す波長、TIA ゲインをメモリに保持することとした。なお、TIA ゲインについては上述のとおり光信号の伝送経路とデバイスに依存するため、事前に調査が必要である。再同期トリガについては、波長切替と同時に無効化した後、無効化の時間をレジスタ設定により分解能 500ns で 0 から 32.8ms まで調整可能となるように設計することとした。

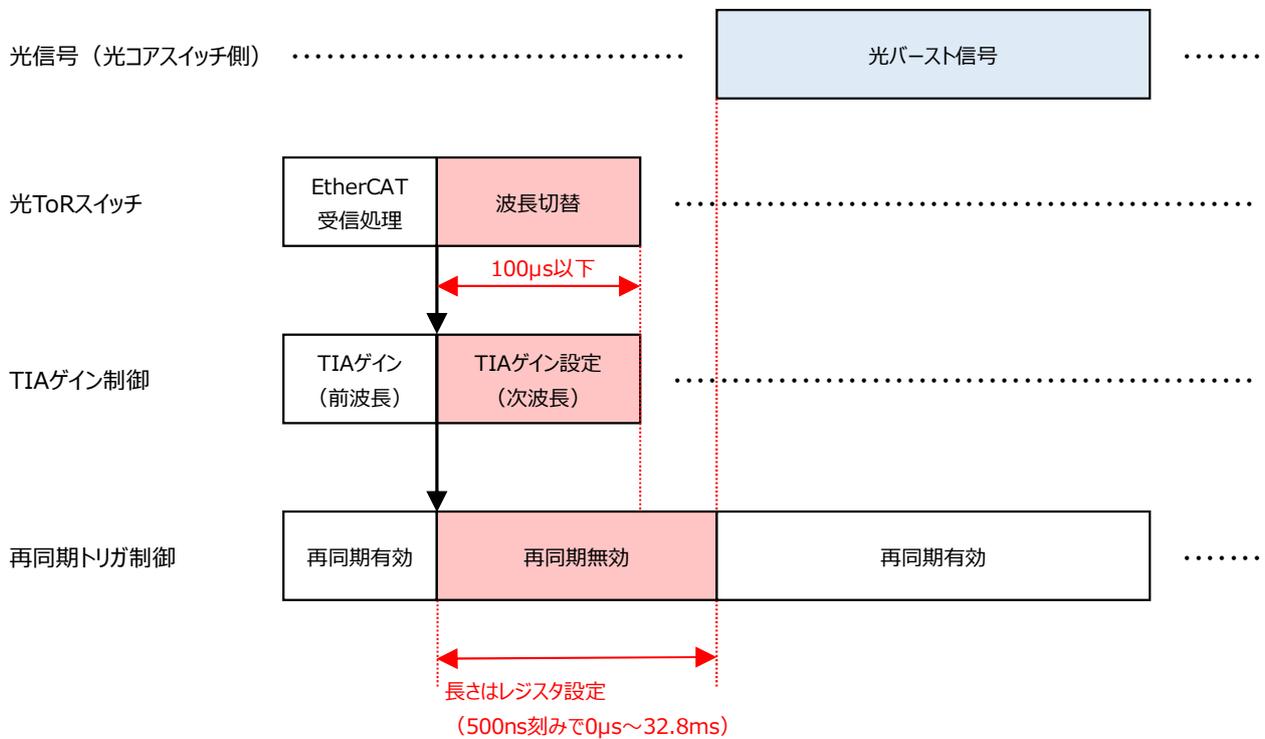


図 1.2.5-22 光バースト受信制御 (ボード間制御インタフェース) 仕様

表 1.2.5-3 波長と TIA ゲインの設定テーブル

波長番号	波長	TIAゲイン			
		XI	XQ	YI	YQ
0	λ_0	XIゲイン0	XQゲイン0	YIゲイン0	YQゲイン0
1	λ_1	XIゲイン1	XQゲイン1	YIゲイン1	YQゲイン1
2	λ_2	XIゲイン2	XQゲイン2	YIゲイン2	YQゲイン2
⋮	⋮	⋮	⋮	⋮	⋮
63	λ_{63}	XIゲイン63	XQゲイン63	YIゲイン63	YQゲイン63

<光 ToR スイッチ用光波長送受信ボードの事前試作、評価>

光バースト信号受信のため、前述した以下機能を、図 1.2.5-20 の光波長送受信ボードへ実装する。

- ・波長可変光源と高速波長切替対応制御回路
- ・光バースト受信制御：集積型受信器の TIA ゲイン設定、再同期トリガ制御
- ・光 ToR スイッチのコントローラ：EtherCAT 外部制御インターフェース

これらの機能の動作を検証するため、図 1.2.5-23 の光波長送受信ボードを事前試作した。ボードは +12V 単一電源で動作する。統合型制御回路として動作する FPGA は、基板中央部に配置した。デバッグ時にレジスタ、メモリへのアクセスが必要となるため、基板端に USB (Universal Serial Bus) のコネクタを搭載し、パーソナルコンピュータからアクセス可能となるようにした。また、バースト多値プロセッサ送受信ボードと接続が必要な再同期トリガ信号および集積型受信器の TIA ゲイン信号も基板端に配置した。FPGA の周辺には市販の EtherCAT スレーブモジュール搭載用のコネクタ、波長可変光源の制御が必要となるヒーター制御回路と波長ロッカー用のモニタ回路を配置、ボードの右下付近に波長可変光源を搭載した。

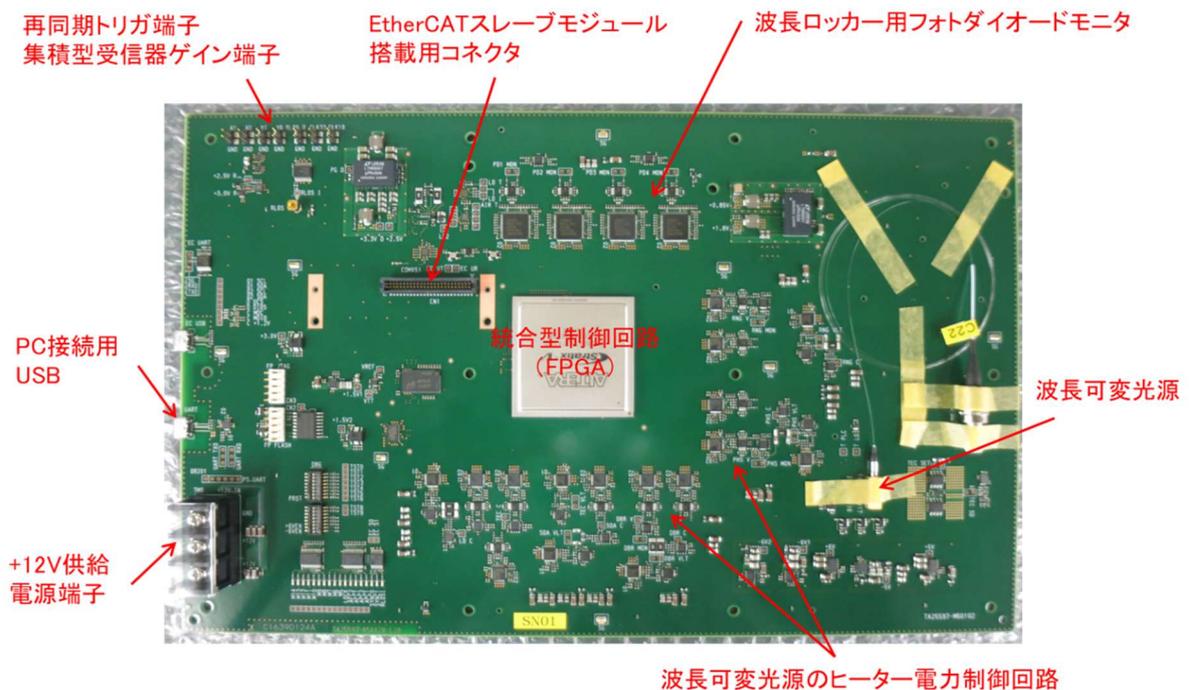


図 1.2.5-23 光波長送受信ボードの事前試作

光 ToR スイッチ制御インタフェースに採用した EtherCAT の動作検証結果を図 1.2.5-24 に示す。EtherCAT マスターは、パーソナルコンピュータの拡張カードスロットに市販の EtherCAT マスターカードを搭載して評価環境を構築した。また、EtherCAT スレーブ#1 は市販のスレーブモジュールとその評価ボード、スレーブ#2 に光波長送受信ボードの事前試作品を接続した。マスターがスレーブに向けて送信する波長番号命令は拡張カードに付属しているソフトウェアを使用し、スレーブ#1 へ波長番号 95、スレーブ#2 へ波長番号 94 を送信した。これらのデータはイーサネット上に流れ、光波長送受信ボードのデバッグツールで光波長送受信ボードが 94 を受信したことを確認した。これにて EtherCAT の動作検証を完了した。

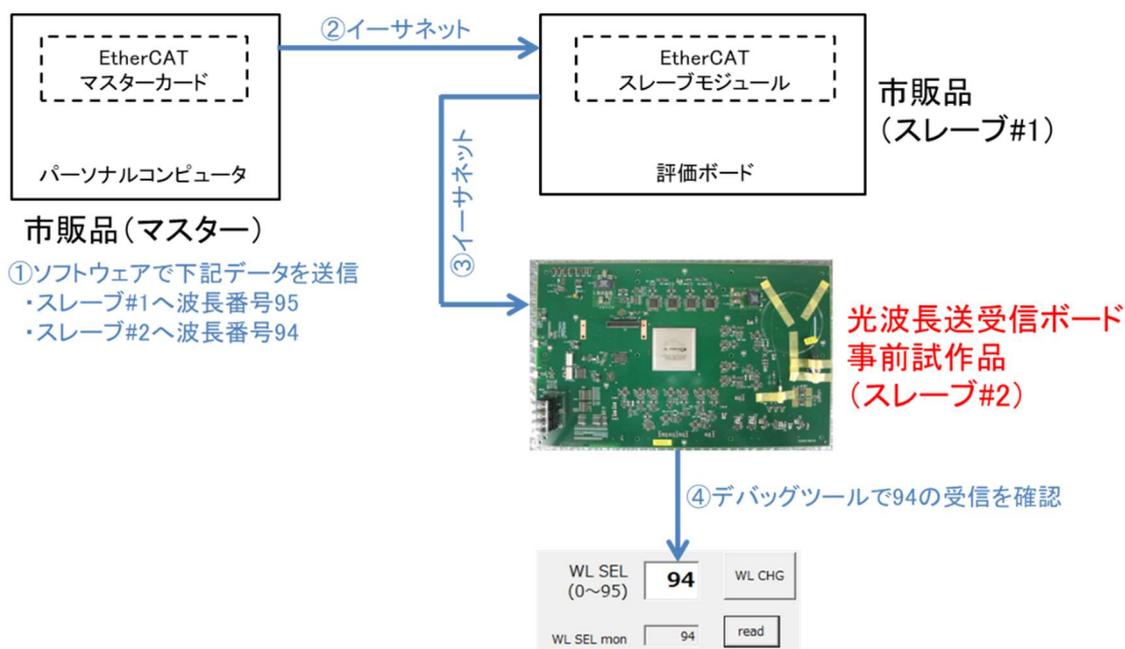
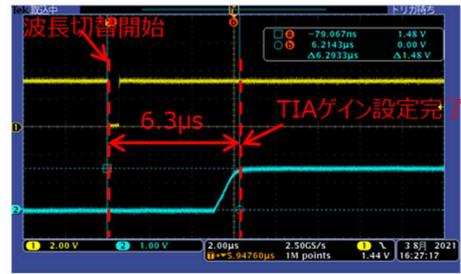


図 1.2.5-24 EtherCAT インタフェースの動作検証

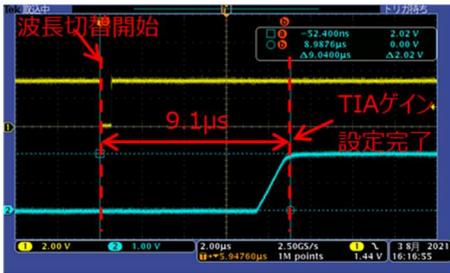
次に、TIA ゲイン制御の動作検証結果を図 1.2.5-25 に示す。TIA ゲインは XI、XQ、YI、YQ の 4 レーンを個別にアナログ電圧で設定しなければならない。FPGA から電圧設定を行うためデジタル信号とアナログ信号を変換する DAC を使用するが、FPGA に割り当てるピン数の削減が必要となった。このため、1つのパッケージに複数チャンネルが内蔵されている DAC を選定、DAC は 4 レーンの電圧を順番に設定する。図中の黄色の線は、波長切替開始時刻をモニタするために FPGA が出力する単発のパルス信号である。立下りで波長切替を開始する仕様となっており、XI は 4.3 μ s、XQ は 6.3 μ s、YI は 9.1 μ s、YQ は 10.4 μ s で TIA ゲインの設定を完了する。TIA ゲインは波長切替中の 100 μ s の間に設定する仕様としていたため、期待通りの動作結果を得た。



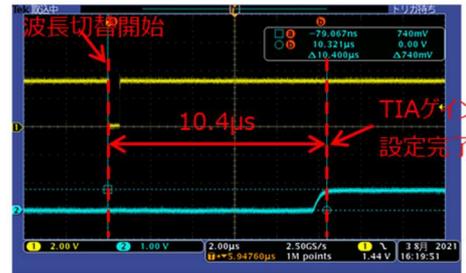
(a) XI



(b) XQ



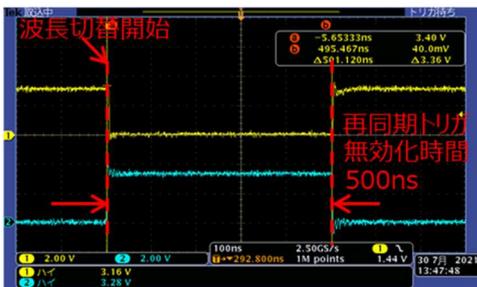
(c) YI



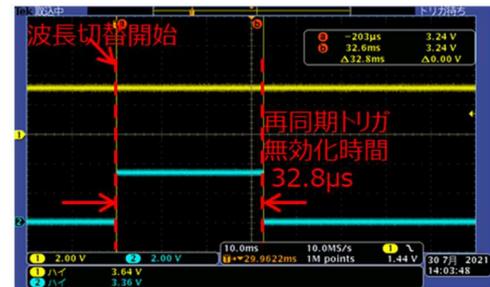
(d) YQ

図 1.2.5-25 集積型受信器の MGC 端子設定時間評価

続いて、図 1.2.5-26 に再同期トリガ制御の動作検証結果を示す。波長切替と同時に再同期トリガを無効化している。設定値が 500ns の場合は、無効化から 500ns 経過後、再度有効化している。また、設定値が 32.8 μ s の場合も同様の動作を行っており、仕様を満足していることを確認した。以上、光 ToR スイッチの光バースト受信制御系開発を完了した。



(a) 設定値 500ns



(b) 設定値 32.8 μ s

図 1.2.5-26 再同期トリガ端子の設定時間評価

<光波長送受信器と光 ToR スイッチの最終試作>

前述の図 1.2.5-20 に示す通り、システム実証用の光 ToR スイッチは、光波長送受信ボード 1 台、バースト多値プロセッサ送受信ボード 1 台、リンク維持送受信ボード 2 台で構成する。

システム実証用の光 ToR スイッチ試作に向け、光波長送受信ボードの設計を行った。光波長送受信ボードの最終試作品の構成は、基本的には前述の事前試作と同じ機能であるが、以下の変更を実施し設計と試作を進めた。

- ① FPGA のリードタイム問題を回避するために FPGA の型格変更および再設計
- ② DAC の起動不具合対策
- ③ 波長可変光源の電圧仕様変更に対応

光波長送受信ボードの最終試作品を図 1.2.5-27 に示しており、波長可変光源周辺回路の設計変更を行ったため、まず、波長可変光源を未搭載のボードを試作した。前述の事前試作で期待する動作を得たため、その設計内容を踏襲しており、部品配置は図 1.2.5-23 とほぼ同じである。

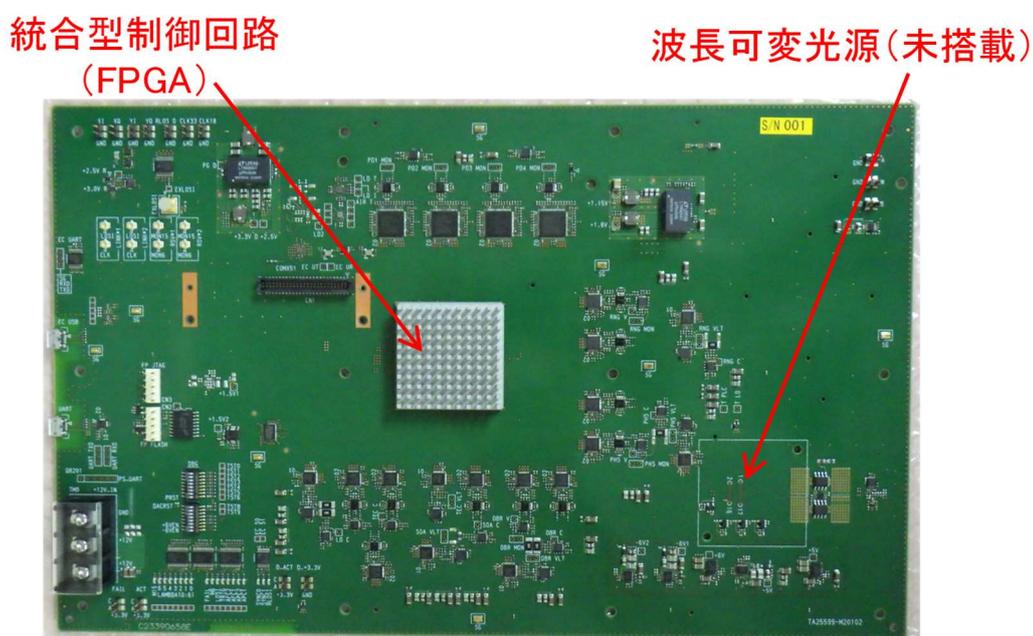


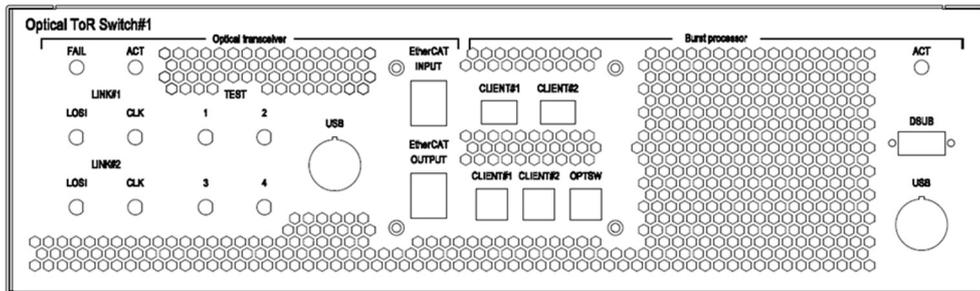
図 1.2.5-27 光波長送受信ボードの最終試作

次に、システム実証用の光 ToR スイッチ試作に向け、筐体の検討を進めた。前述の通り、放熱性の観点で筐体を 2 つに分離したほうがよいと考え、光波長送受信器 (Optical ToR Switch#1) とリンク維持送受信器 (Optical ToR Switch#2) で構成する。前者は②-1 の光波長送受信ボードと②-2 のバースト多値プロセッサ送受信ボードを搭載し、光バースト信号受信で必要となるボード間の制御信号 (再同期トリガと TIA ゲイン) を結線する。また、後者はリンク維持送受信ボードを 2 台搭載、光波長送受信器から光バースト信号受信で必要となる再同期トリガ信号を受信する。

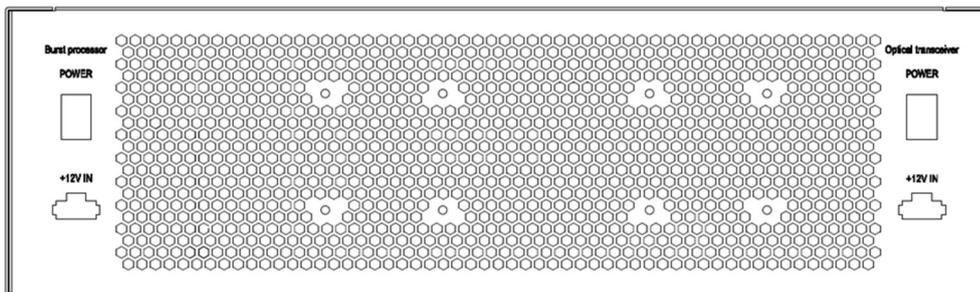
筐体が 19 インチラックへ搭載が可能となるように、以下のサイズで設計を行った。

- ① 光波長送受信器は、W420×D700×H125mm
- ② リンク維持送受信器は、W420×D400×H125mm

筐体の前面パネルは、図 1.2.5-20 に示した光 ToR スイッチの構成を考慮し、図 1.2.5-28 と図 1.2.5-29 の配置とした。図 1.2.5-20 に示した光 ToR スイッチの構成において、筐体間は信号インターフェース (QSFP28) の他、制御インターフェースとして CLK(2MHz)、再同期トリガをリンク維持送受信器に接続する。

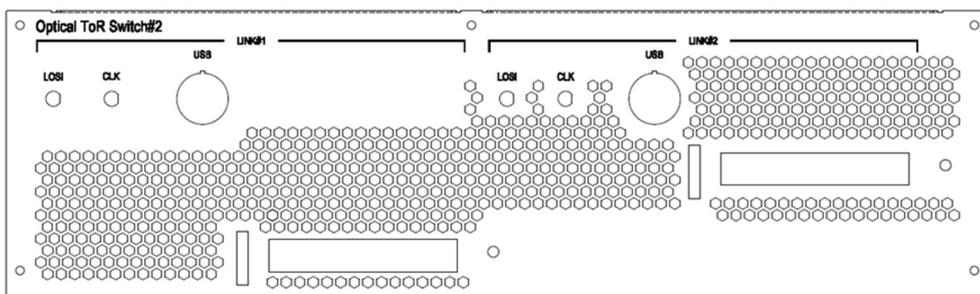


前面パネル

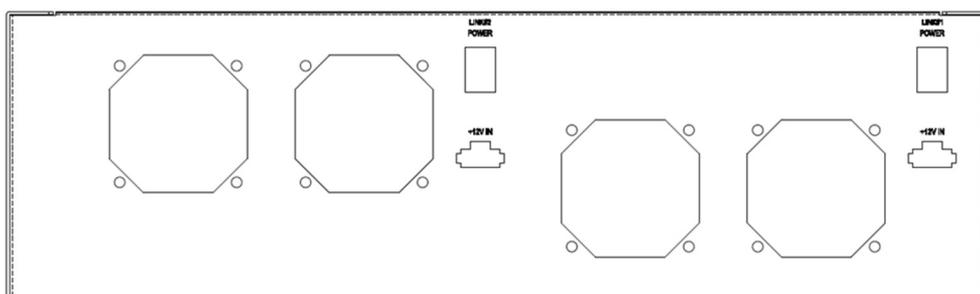


背面パネル

図 1.2.5-28 光 ToR スイッチ#1 (光波長送受信器) の筐体設計



前面パネル



背面パネル

図 1.2.5-29 光 ToR スイッチ#2 (リンク維持送受信器) の筐体設計

光波長送受信器（光 ToR スイッチ#1）内部の配置を図 1.2.5-30 に示す。内部に、光波長送受信ボード 1 台、バースト多値プロセッサ送受信ボード 1 台を収容する構成である。

上記の設計を元に、光 ToR スイッチのプロトタイプ試作を実施した。システム実証用に 3 台、単体評価用に 2 台、合計 5 台の試作を完了した。光波長送受信器（光 ToR スイッチ#1）内部を図 1.2.5-31 に、リンク維持送受信器（光 ToR スイッチ#2）内部を図 1.2.5-32 に、19 インチラックに搭載した光 ToR スイッチ外観を図 1.2.5-33 に示す。

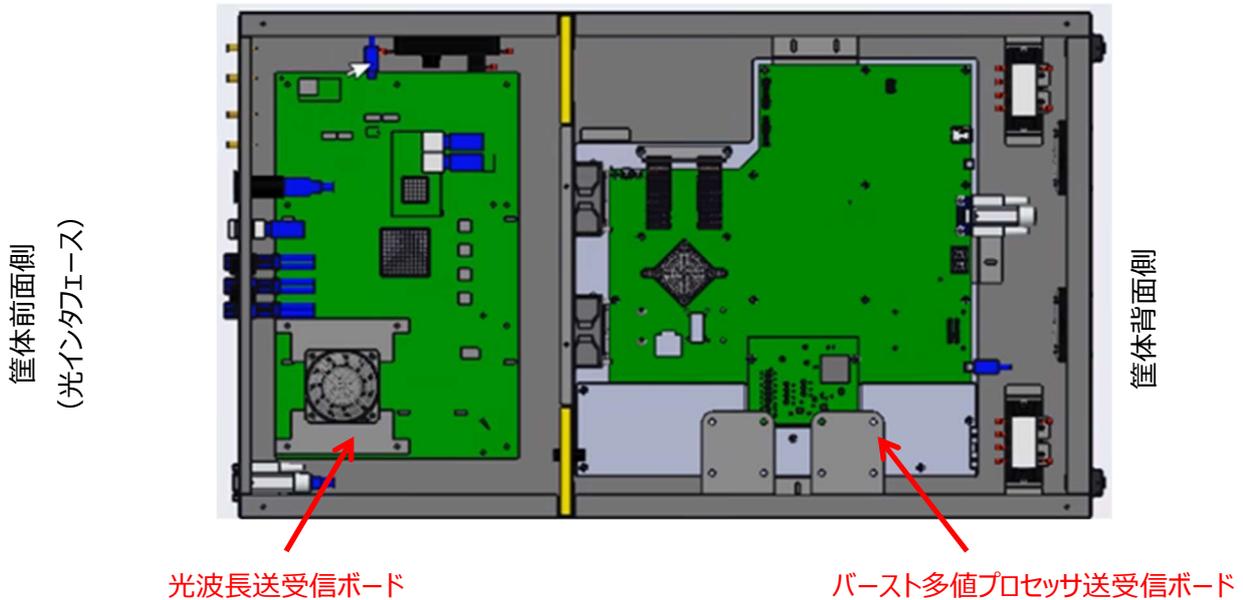


図 1.2.5-30 光 ToR スイッチ#1（光波長送受信器）の筐体内部配置上面図

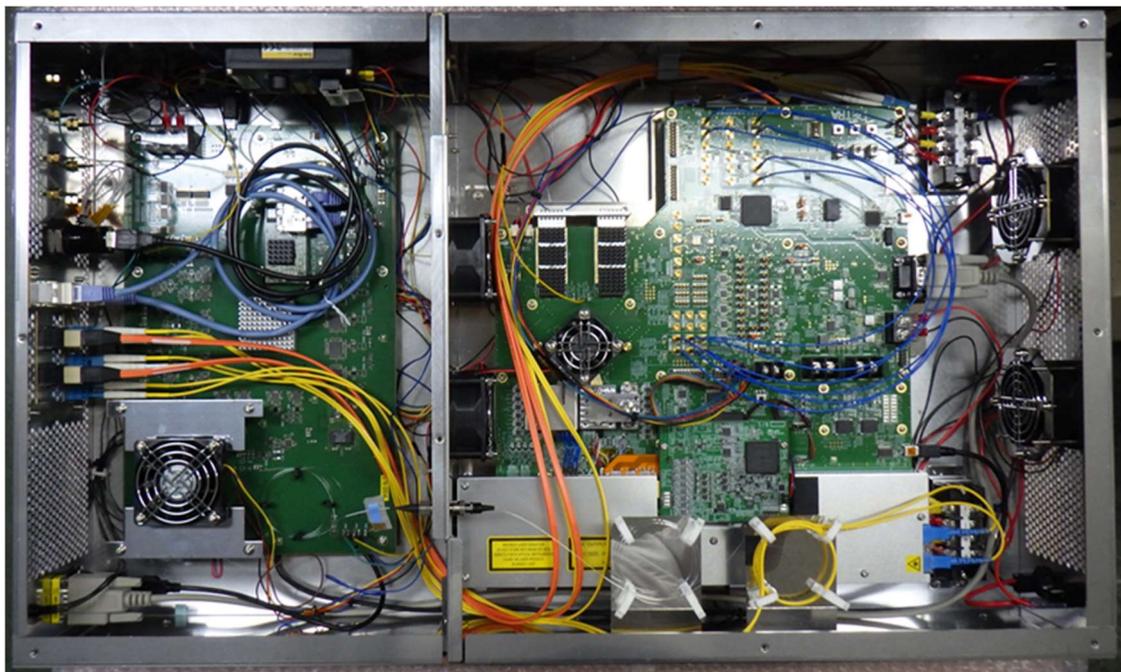


図 1.2.5-31 光 ToR スイッチ#1（光波長送受信器）の試作



図 1.2.5-32 光 ToR スイッチ#2 (リンク維持送受信器) の試作



図 1.2.5-33 光 ToR スイッチ外観 (19 インチラック搭載)

<光波長送受信器の波長切替動作実証>

高速波長切替 100 μ s の達成に向け、限界感度法を用いて PID 制御パラメータの調整を実施した。比例ゲインを大きくして制御応答を高速化すると図 1.2.5-34 のとおり発振現象が発生する。発振しないように PID 制御パラメータ調整を実施した結果、図 1.2.5-35 に示すとおり、波長切替時間 100 μ s 以下を実現した。

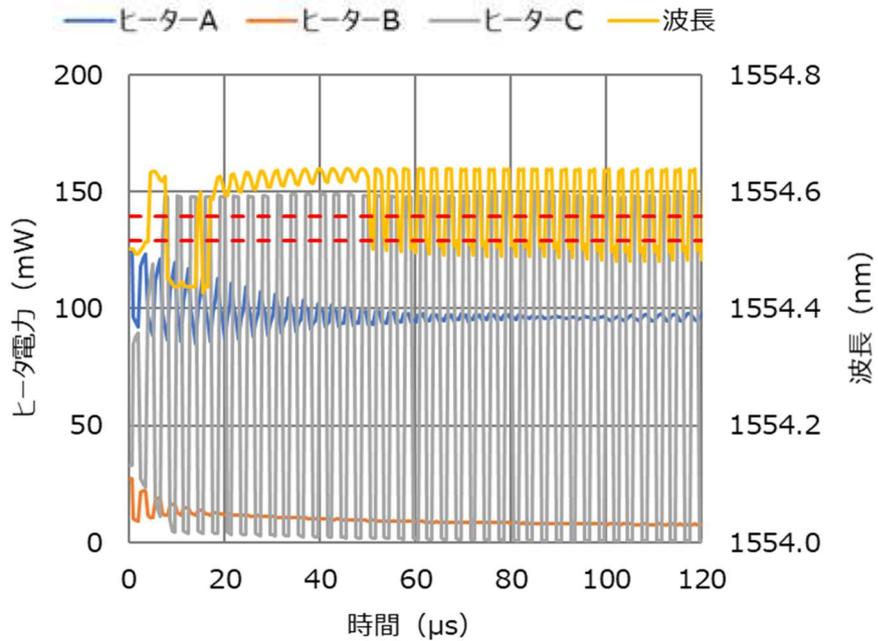


図 1.2.5-34 PID 制御パラメータの調整 (発振)

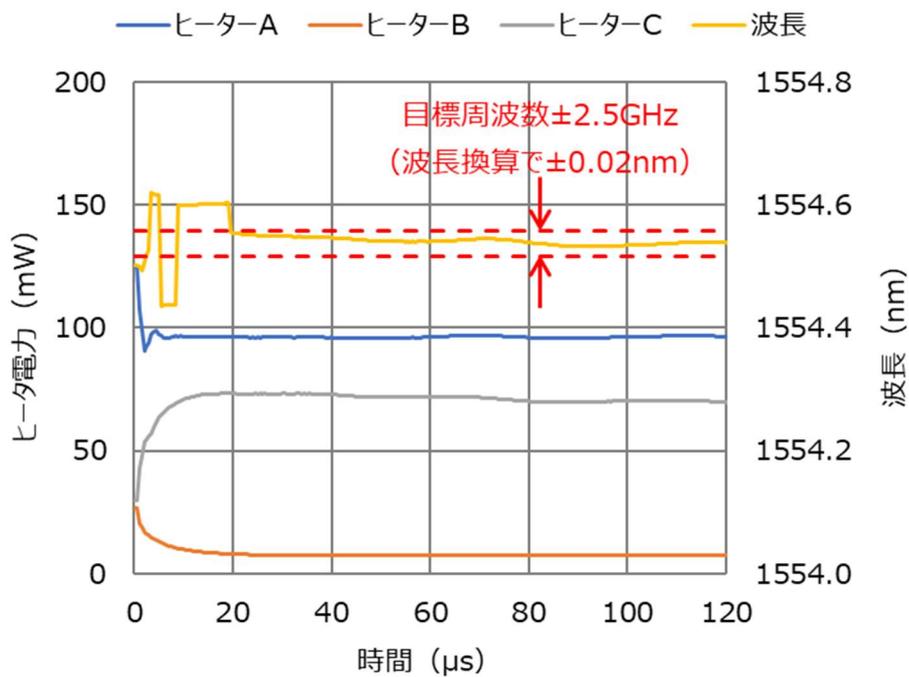


図 1.2.5-35 PID 制御パラメータの調整 (最適化)

続いて、光波長の安定性の評価を実施した。光 ToR スイッチの使用環境温度を 18~30°C と想定した。恒温槽に光 ToR スイッチを入れて温度変動に対する光パワーと波長の安定性を評価した。

波長可変光源は、TEC (ThermoElectric Cooler) と温度センサを内蔵しており、フィードバック制御で光源全体の温度を一定に保つ。波長可変光源の TEC 電流および内部温度を図 1.2.5-36 に示す。環境温度を 30°C から 18°C へ変化させると、制御回路が TEC 電流を増加させ、光源の温度が一定に保たれることを確認した。波長可変光源の波長および光パワーを図 1.2.5-37 に示す。一般的に、光デジタルコヒーレント通信では、OIF で規格化されている ITLA と呼ばれる光源を採用している。本規格では光源の周波数誤差をグリッド周波数 $\pm 2.5\text{GHz}$ (波長換算で $\pm 0.02\text{nm}$ 相当) 以内と規定しており、光波長送受信ボードの波長安定性に問題がないことを確認した。

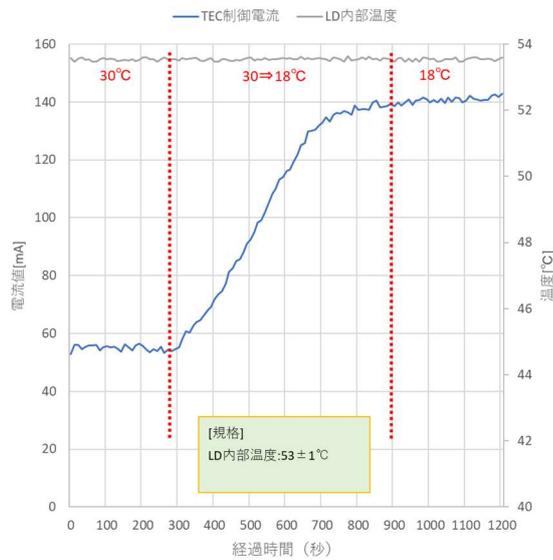


図 1.2.5-36 波長可変光源の温度安定化

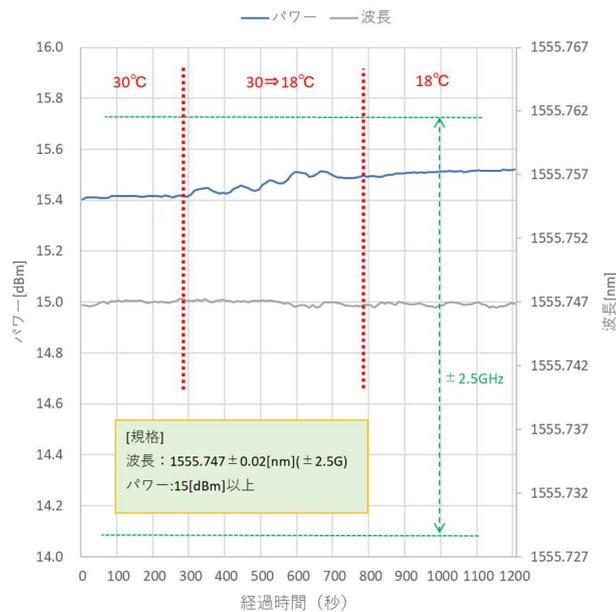


図 1.2.5-37 波長と光出力パワーの安定度

システム実証で用いる光波長設定を表 1.2.5-4 に示す。システムでは ITU-T (International Telecommunication Union-Telecommunication Standardization Sector) で規定されるグリッド波長 λ_0 、 λ_1 、 λ_2 の 3 波長を用いる。光波長送受信器に搭載している波長可変光源について、光スペクトラムアナライザと光波長計を用いてキャリブレーションを行った。前述の通り、波長可変光源の波長は、ヒーター A、B、C の 3 つのヒーター電力を制御し、ITU-T グリッド波長と一致するように調整する。まず、光源が目標波長近辺で発振するように光スペクトラムアナライザを用いてヒーター A、B 電力の粗調整を行った。その後、ヒーター C 電力を制御し、光波長計で ITU-T グリッド波長と一致するように微調整し、キャリブレーションを完了した。

表 1.2.5-4 システム実証で用いる光波長設定

波長No	波長 [THz]	波長[nm]	波長範囲規格($\pm 2.5\text{G}$)		波長範囲規格($\pm 1\text{G}$)	
λ_0	192.700	1555.747	1555.7672	1555.7269	1555.7551	1555.7390
λ_1	192.800	1554.940	1554.9603	1554.9200	1554.9482	1554.9321
λ_2	192.850	1554.537	1554.5571	1554.5168	1554.5450	1554.5289

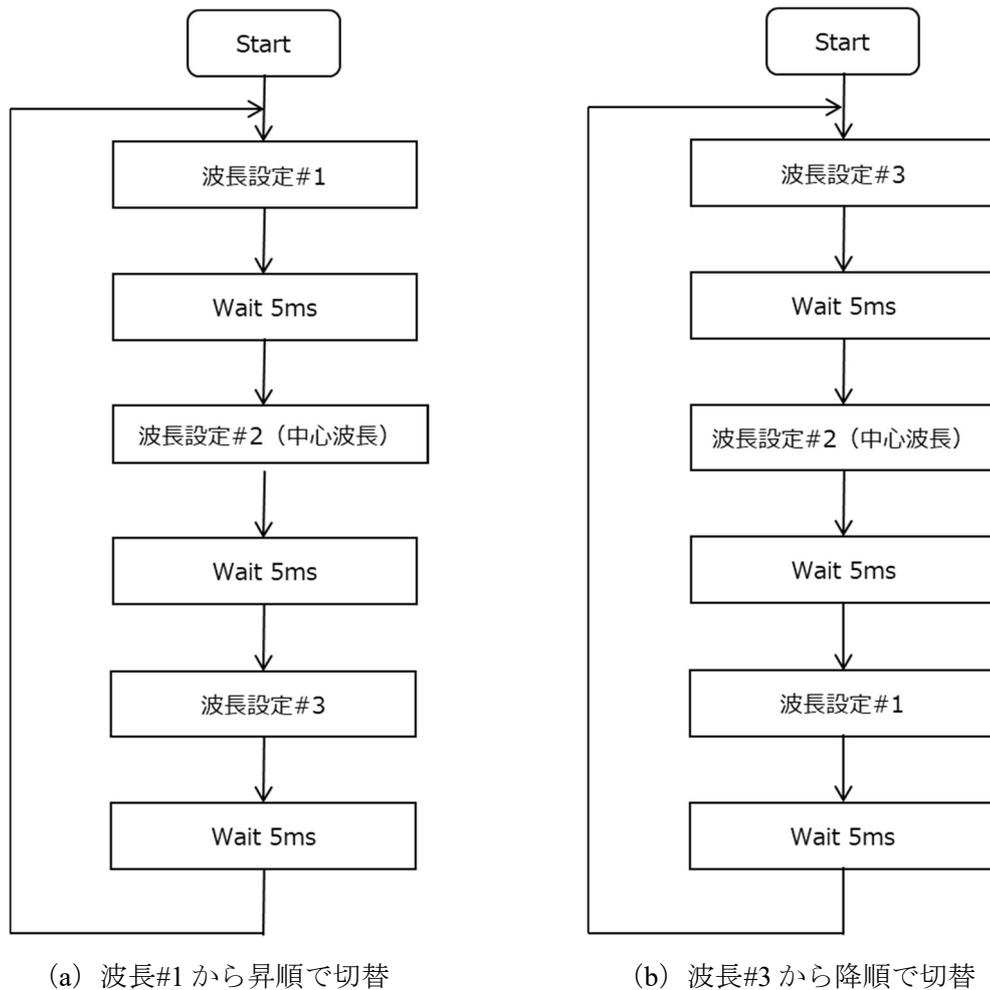


図 1.2.5-38 波長切替評価シーケンス

高速波長切替の評価シーケンスを図 1.2.5-38 に示す。波長#1(λ_0)から波長#3(λ_2)に昇順で切り替える場合(a)、波長#3(λ_2)から波長#1(λ_0)に降順で切り替える場合(b)、の 2 通りで評価を実施した。波長切替時間の評価結果を、表 1.2.5-5 から表 1.2.5-14 に示す。波長規格($\pm 2.5\text{GHz}$)に対しより厳しい判定基準で、波長モニタが $\pm 1.0\text{GHz}$ 以下となる時間 AFC2 を評価し、表は 50 回測定中の最大値と最小値を示している。試作した全 5 台の光波長送受信器(SN1~SN5)について、3 波長の昇順(a)と降順(b)、全ての場合の評価を実施した。結果、波長切替時間は最大でも $70\mu\text{s}$ 程度以下であり、複数波長、複数個体を含めても、高速波長切替の目標時間 $100\mu\text{s}$ 以下を達成することを確認した。

表 1.2.5-5 光波長送受信器 SN1 (波長#1 から昇順で切替)

切替波長	AFC1(μs)		AFC2(μs)		APC1(μs)		APC2(μs)	
	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値
$\lambda_2-\lambda_0$	26.5	39.5	31	67.5	15.5	15.5	19	29
$\lambda_0-\lambda_1$	29	33.5	31.5	42.5	15.5	15.5	22	37
$\lambda_1-\lambda_2$	26	30	28.5	32.5	15.5	15.5	18	27

表 1.2.5-6 光波長送受信器 SN1 (波長#3 から降順で切替)

切替波長	AFC1(μs)		AFC2(μs)		APC1(μs)		APC2(μs)	
	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値
$\lambda_2-\lambda_0$	27.5	36.5	30	40.5	15.5	15.5	20	28.5
$\lambda_0-\lambda_1$	27	31.5	29.5	34.0	15.5	15.5	18	36
$\lambda_1-\lambda_2$	27	40	41	66.5	15.5	15.5	18	30

表 1.2.5-7 光波長送受信器 SN2 (波長#1 から昇順で切替)

切替波長	AFC1(μs)		AFC2(μs)		APC1(μs)		APC2(μs)	
	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値
$\lambda_2-\lambda_0$	27	31	29.5	33.5	15.5	15.5	19	27.5
$\lambda_0-\lambda_1$	24.5	29	27	31.5	15.5	15.5	19.5	32.5
$\lambda_1-\lambda_2$	24.5	40.5	27	43.0	15.5	15.5	18	34

表 1.2.5-8 光波長送受信器 SN2 (波長#3 から降順で切替)

切替波長	AFC1(μs)		AFC2(μs)		APC1(μs)		APC2(μs)	
	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値
$\lambda_2-\lambda_0$	26.5	41	29	43.5	15.5	15.5	21	37.5
$\lambda_0-\lambda_1$	25	29	27.5	31.5	15.5	15.5	19	36
$\lambda_1-\lambda_2$	24	27.5	26.5	41.5	15.5	15.5	18	37

表 1.2.5-9 光波長送受信器 SN3 (波長#1 から昇順で切替)

切替波長	AFC1(μs)		AFC2(μs)		APC1(μs)		APC2(μs)	
	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値
$\lambda_2-\lambda_0$	28	34	35.5	61.5	15.5	15.5	23.5	40
$\lambda_0-\lambda_1$	26.5	33	29	35.5	15.5	15.5	20.5	28.5
$\lambda_1-\lambda_2$	26.5	31	29	33.5	15.5	15.5	18	24

表 1.2.5-10 光波長送受信器 SN3 (波長#3 から降順で切替)

切替波長	AFC1(μs)		AFC2(μs)		APC1(μs)		APC2(μs)	
	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値
λ2-λ0	29.5	37.5	32	40.0	15.5	15.5	20	29.5
λ0-λ1	25.5	33	28	35.5	15.5	15.5	18	25.5
λ1-λ2	24.5	30.5	24.5	33.0	15.5	15.5	19	24.5

表 1.2.5-11 光波長送受信器 SN4 (波長#1 から昇順で切替)

切替波長	AFC1(μs)		AFC2(μs)		APC1(μs)		APC2(μs)	
	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値
λ2-λ0	26.5	39.5	31	67.5	15.5	15.5	19	29
λ0-λ1	29	33.5	31.5	42.5	15.5	15.5	22	37
λ1-λ2	26	30	28.5	32.5	15.5	15.5	18	27

表 1.2.5-12 光波長送受信器 SN4 (波長#3 から降順で切替)

切替波長	AFC1(μs)		AFC2(μs)		APC1(μs)		APC2(μs)	
	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値
λ2-λ0	27.5	36.5	30	40.5	15.5	15.5	20	28.5
λ0-λ1	27	31.5	29.5	34.0	15.5	15.5	18	36
λ1-λ2	27	40	41	66.5	15.5	15.5	18	30

表 1.2.5-13 光波長送受信器 SN5 (波長#1 から昇順で切替)

切替波長	AFC1(μs)		AFC2(μs)		APC1(μs)		APC2(μs)	
	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値
λ2-λ0	27	31	29.5	33.5	15.5	15.5	19	27.5
λ0-λ1	24.5	29	27	31.5	15.5	15.5	19.5	32.5
λ1-λ2	24.5	40.5	27	43.0	15.5	15.5	18	34

表 1.2.5-14 光波長送受信器 SN5 (波長#1 から降順で切替)

切替波長	AFC1(μs)		AFC2(μs)		APC1(μs)		APC2(μs)	
	最小値	最大値	最小値	最大値	最小値	最大値	最小値	最大値
λ2-λ0	26.5	41	29	43.5	15.5	15.5	21	37.5
λ0-λ1	25	29	27.5	31.5	15.5	15.5	19	36
λ1-λ2	24	27.5	26.5	41.5	15.5	15.5	18	37

<光 ToR スwitchの EtherCAT 連携動作>

EtherCAT 連携での再同期トリガ制御の仕様を、図 1.2.5-39 に示す。波長切替が発生する際には、システムで再同期トリガが必要であるが、波長切替の無い場合でも光スイッチによる光信号断が発生すると、再同期トリガを必要とする。以上から、EtherCAT から光 ToR スwitchへの制御データは、経路設定変更フラグ 1bit と、波長番号(0~95)の 7bit、併せて 1Byte(8bit)の構成とした。再同期トリガは、経路設定変更フラグ=1 受信時、或いは、波長番号の変化検出時に発出する。

1. 経路設定変更フラグを示す CHG ビットを 1 バイトデータの先頭ビット (MSB ビット D7) に配置する。このビットは経路設定変更が発生した時に 1 サイクル区間 (マスタの更新周期) だけ "1" となる。



2. EtherCAT スレーブ(FPGA)での波長切替実行は、波長番号 CH[6:0]ビットの変化検出時に行う。
3. 再同期トリガ (バースト多値プロセッサのリセット信号) は CHG ビット=1 への変化検出時、および上記波長切替実行の OR 論理で出力する。

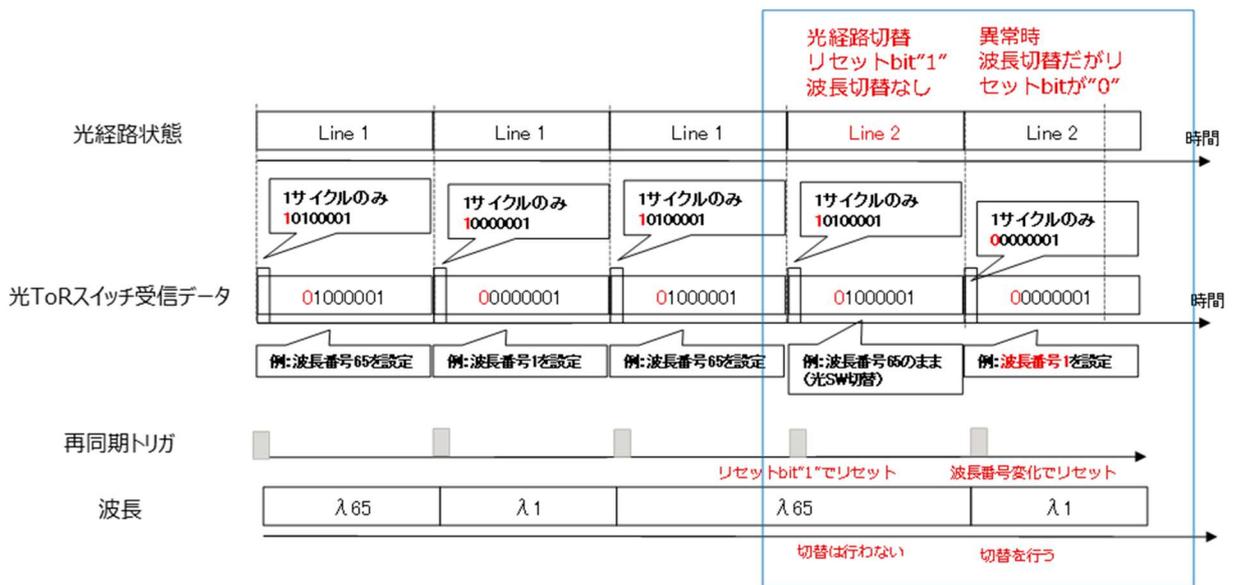


図 1.2.5-39 再同期トリガ発出条件

光波長送受信器を「光電ハイブリッドスイッチシステム」系に組み込み、システム全体の評価を実施した。EtherCAT スレーブと光波長送受信器のタイミング評価結果を、図 1.2.5-40 に示す。システム実証用光波長送受信器と EtherCAT マスターとの間で、波長情報の通信が正常に確立する事を確認した。光波長送受信器内 EtherCAT スレーブのデータ受信完了を示す割込信号(SYNC0)から、遅延 32μs で波長切替動作を開始し、同時にバースト多値プロセッサに向け再同期トリガを発出する。なお本遅延(32μs)は、EtherCAT スレーブモジュール内部の CPU 処理、DRAM 書込の時間であり、時間短縮は不可である。

システム実証用光波長送受信器での波長切替波形を、図 1.2.5-41 に示す。評価内容は図 1.2.5-12 と同様である。波長切替開始から 70μs で波長切替完了し、目標切替時間 100μs を達成した。

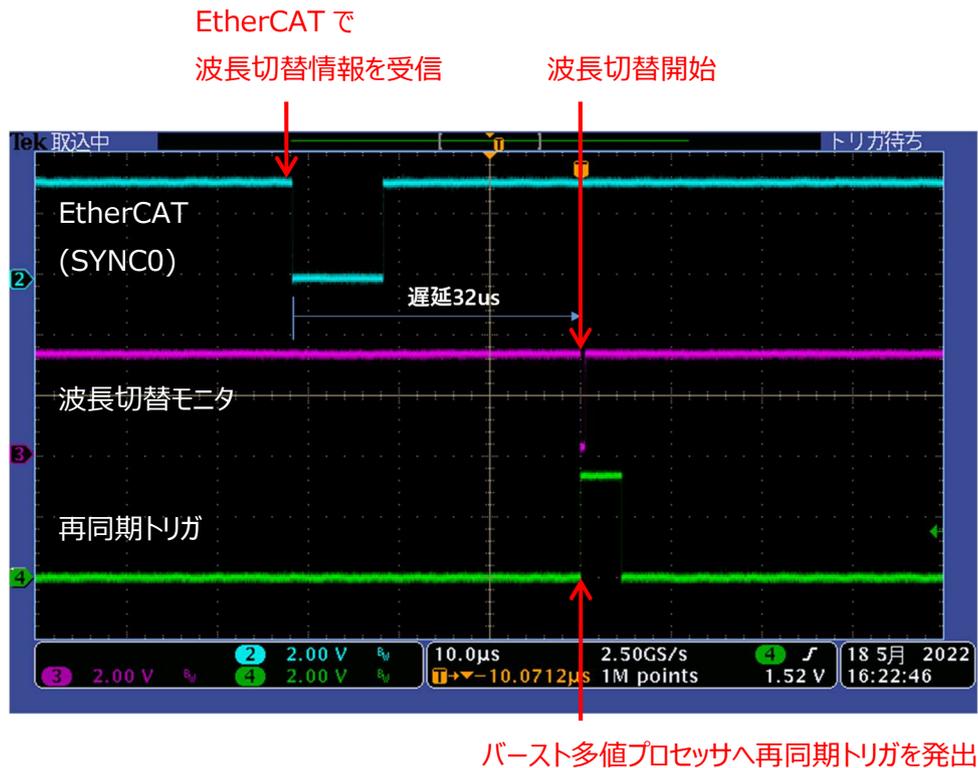


図 1.2.5-40 光波長送受信器の EtherCAT 連携動作

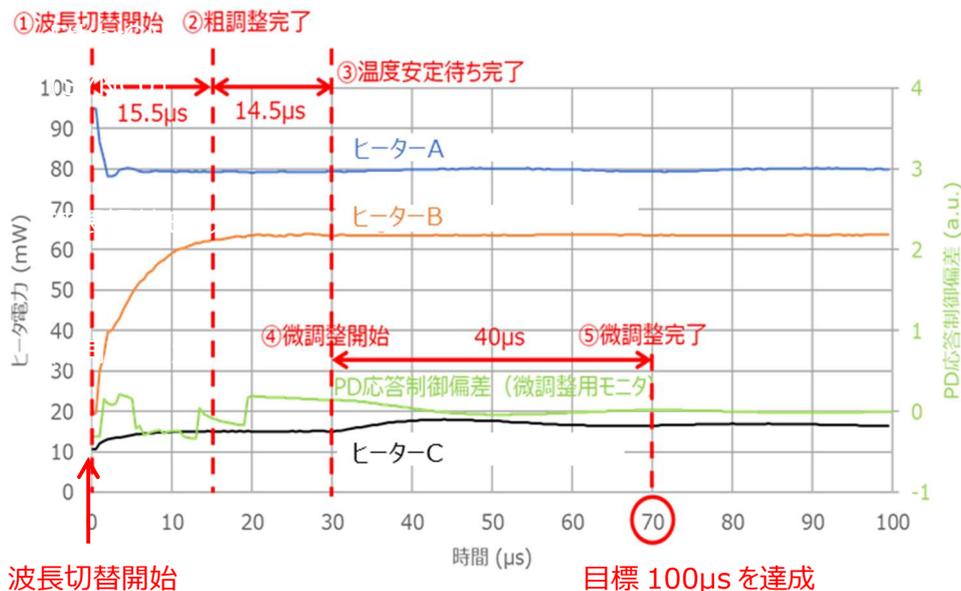


図 1.2.5-41 波長可変送受信器レーザの高速波長切替動作

続いて、研究開発項目③「光コアスイッチの研究開発」で開発した光コアスイッチと、光波長送受信ボードとの、EtherCAT 連携動作を評価した[5]。評価系を図 1.2.5-42 に示す。波長可変光源は光 ToR スイッチでは受信側の局発光源に用いるが、本評価では切替時間評価のため光送信側として用い、光コアスイッチとのタイミングを評価している。評価結果を図 1.2.5-43 に示す。光波長送受信器の波長と光コアスイッチの方路が、EtherCAT マスターの命令に従って、意図したタイミングで正しく切り替わっていることを確認した。切替時間は、波長切替のみ(a)、波長と光コアスイッチを同時切替(b)、双方ともに目標の 100μs 以下であることを確認した。

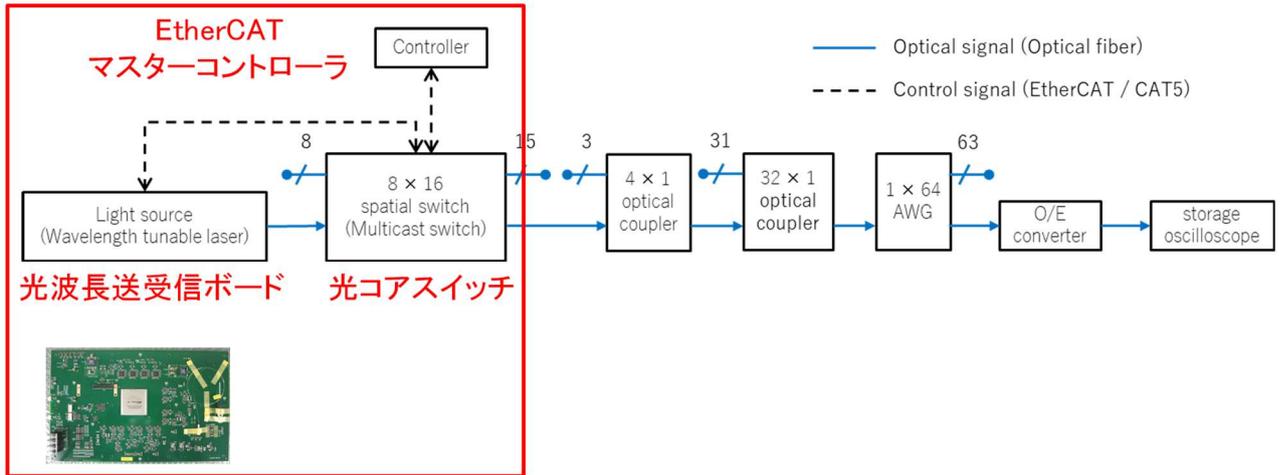
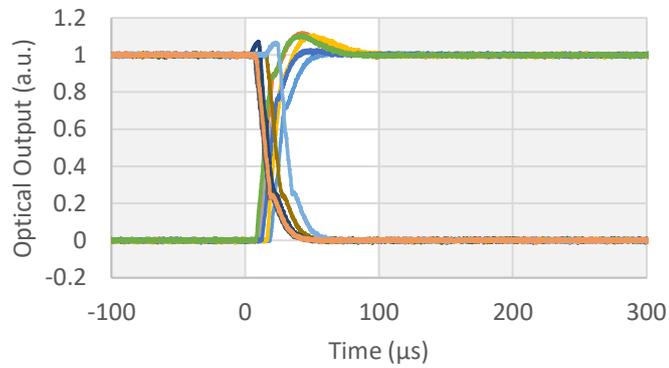
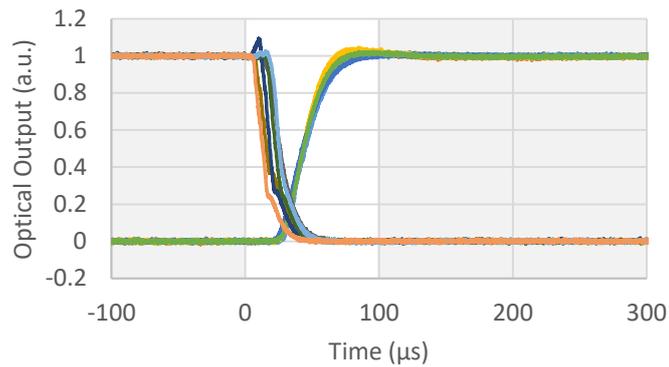


図 1.2.5-42 EtherCAT を用いた光波長送受信器-光コアスイッチ連携動作 評価系



(a) 波長切替のみ実行



(b) 波長と光コアスイッチを同時に切替

図 1.2.5-43 EtherCAT を用いた光波長送受信器-光コアスイッチ連携動作

<光波長送受信器の光受信特性>

200Gbps、400Gbps 対応の光波長送受信器の実証に向け、光受信特性の最適化を実施した。光波長送受信器の試作機を 200Gbps と 400Gbps で動作させ、バースト多値プロセッサ主信号の送信部・受信部の信号振幅を変化させてビット誤り率を評価した。結果を図 1.2.5-44 から図 1.2.5-46 に示す。200Gbps、400Gbps それぞれにおいてビット誤り率が改善する信号振幅値が存在することを明確化し、光受信特性の改善および最適化を完了した。

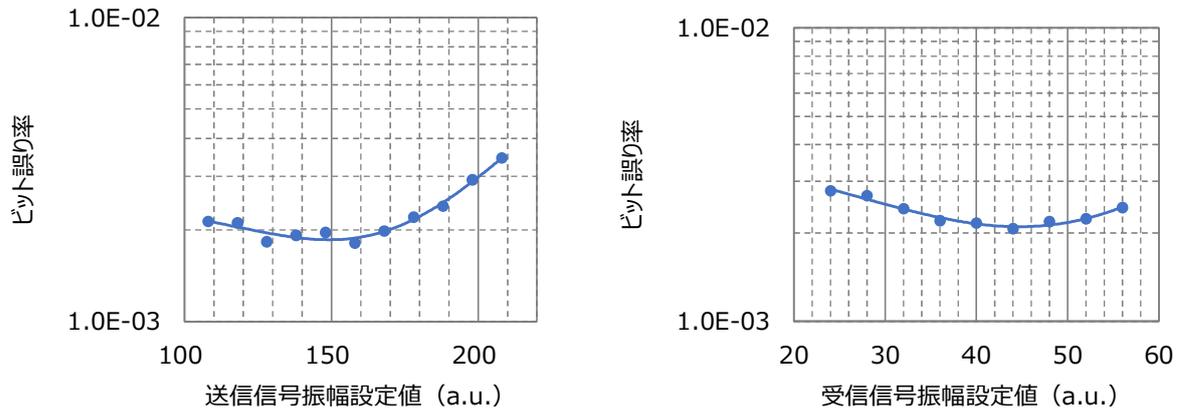


図 1.2.5-44 200Gbps (32Gbaud-16QAM) の最適化 (光波長送受信器 SN1)

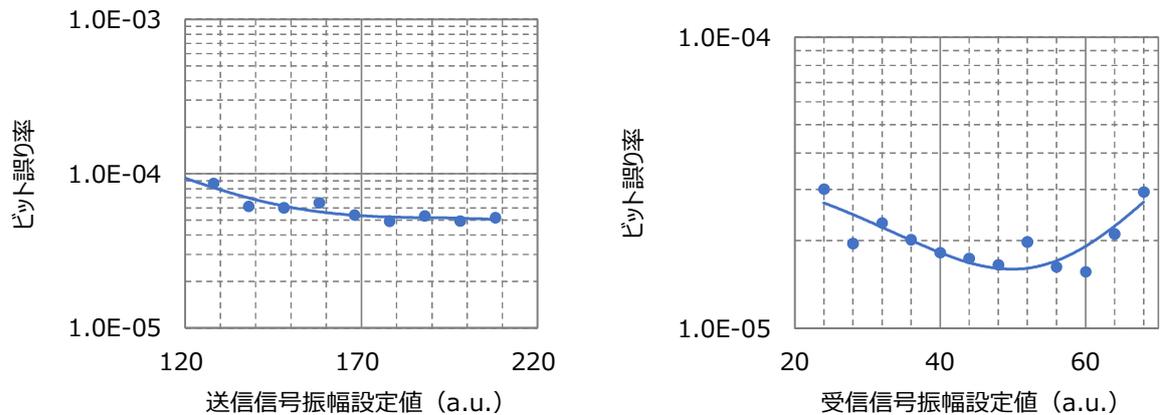


図 1.2.5-45 200Gbps (64Gbaud-QPSK) の最適化 (光波長送受信器 SN1)

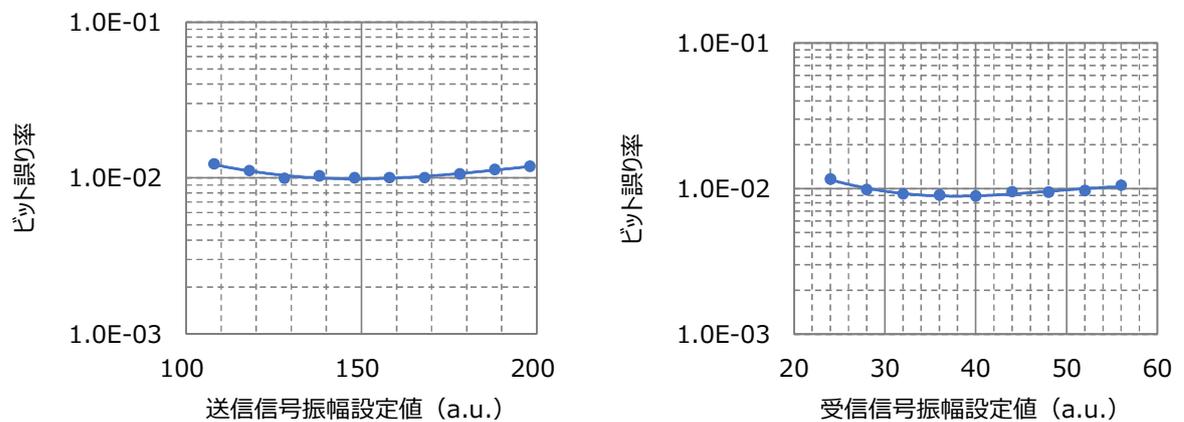


図 1.2.5-46 400Gbps (64Gbaud-16QAM) の最適化 (光波長送受信器 SN1)

光波長送受信器の最適化後の 200Gbps、400Gbps 光受信感度特性を、図 1.2.5-47 から図 1.2.5-49 に示す。横軸は受信光入力パワー、縦軸はビット誤り率（BER : Bit Error Rate）である。変調方式はそれぞれ、200Gbps（32Gbaud-16QAM）、200Gbps（64Gbaud-QPSK : Quadrature Phase Shift Keying）、400Gbps（64Gbaud-16QAM）である。標準化されている誤り訂正符号 OFEC（Open FEC : Forward Error Correction）を使用し、評価の結果、その訂正限界 BER=2.0e-2 以下の特性が得られることを確認した。誤り訂正後にエラーフリーであることも確認した。

以上、特性に問題ないこと確認し、光波長送受信器の技術確立、および光 ToR スイッチの動作実証を完了し、最終目標を達成した。

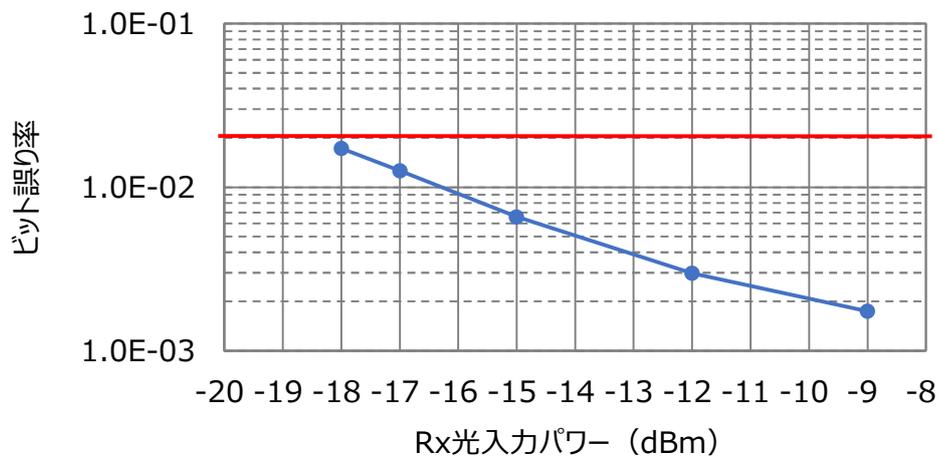


図 1.2.5-47 受信感度の評価結果（200Gbps : 32Gbaud-16QAM）

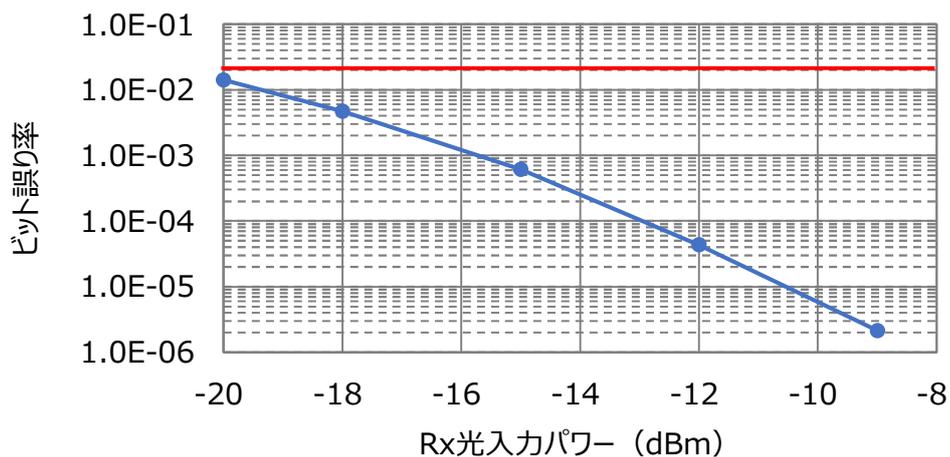


図 1.2.5-48 受信感度の評価結果（200Gbps : 64Gbaud-QPSK）

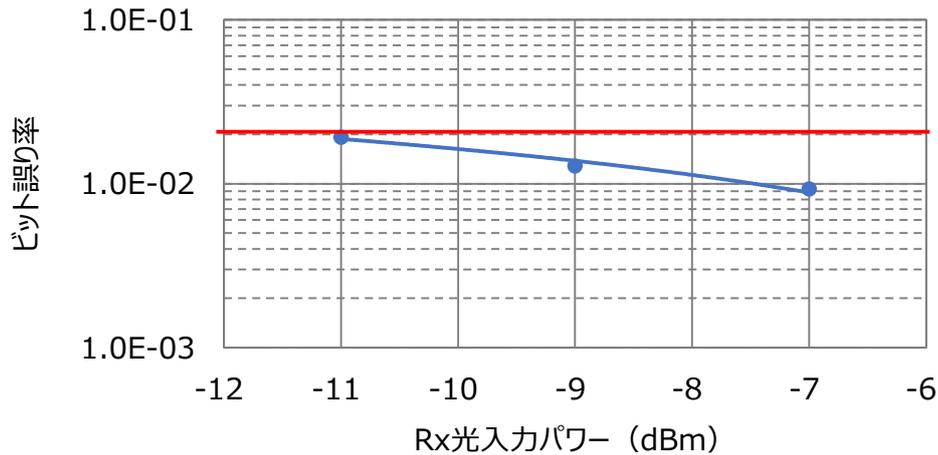


図 1.2.5-49 受信感度の評価結果 (400Gbps : 64Gbaud-16QAM)

<まとめ>

光波長送受信器の主要課題である、デジタルコヒーレント光伝送方式での光バースト信号の受信実現に向け、研究開発を進めた。まず、局発光として使用する波長可変光源の高速波長切替に向け制御方式を検討した。その結果、波長可変光源ヒーターのPID制御を高速・並列処理することにより、波長切替時間 100 μ s 達成の見込みを得た。次に、集積型受信器での光バースト信号の受信方法を検討した。集積型受信器の出力電気信号振幅を調整する方法として、波長切替と同時に外部からゲイン設定を集積型受信器へ供給することで光バースト受信を可能とした。上記機能とバースト多値プロセッサを組み込んで光波長送受信器を試作した。さらに、光 ToR スイッチの外部制御インターフェースとして EtherCAT を採用し、光波長送受信器と電気スイッチインターフェース (リンク維持送受信器) と組み合わせ、光 ToR スイッチを試作して評価した。結果、波長切替時間 100 μ s 以下、誤り訂正符号の使用によりエラーフリーとなる特性を確認した。また、光 ToR スイッチを光電ハイブリッドスイッチシステムに組み込んで、EtherCAT の外部制御による動作を実証し、最終目標を達成した。